

PRODUCCIÓN

DISEÑO ELECTRÓNICO

2013-2017

Del Valle Padilla, Juan Luis

Leyva Montiel, José Luis

Loo Yau, José Raúl

Ortega Cisneros, Susana

Rivera Domínguez, Jorge

Sandoval Ibarra, Federico

Producción	
1. Artículos	173
2. Capítulos Publicados	6
3. Notas periodísticas	0
4. Desarrollo tecnológico	20
5. Libros	1
6. Patentes	9
7. Reporte Técnico	12
8. Participación de congresos	78
9. Reseñas	0

1. Artículos

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
DEL VALLE PADILLA JUAN LUIS	Revistas Arbitradas	2013	A Bio-Inspired Architecture of a Motor Neuron System for Virtual Cratures: Movement of a single Limb with a Single Muscle	Procedia Computer Science	
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2015	A new method for extracting Ri and Rgd of the intrinsic transistor model of GaN HEMT based on extrema points of intrinsic Y parameters	IEEE MTT-S Intern. Microwave Symp. Dig	
DEL VALLE PADILLA JUAN LUIS	Revistas Indizadas	2013	A simple and reliable Method to extract the electrical Equivalent Circuits of CMOS pads	Microwave and Optical Technology Letters	<i>Héctor Saavedra</i>
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2015	Analysis of MEMs structures to identify their frequency response oriented to acoustic application	Superficies y Vacío.	<i>F.J.Ibarra Villegas</i>
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2013	Arquitectura Dual Core Empleando Microblaze para el procesamiento de Imagenes de la Camara DVS12	IX Semana Nacional de Ingenieria Electronica	
DEL VALLE PADILLA JUAN LUIS	Revistas Indizadas	2015	Design and Implementation of a DC Motor Control Using Field Programmable Analog Arrays	IEEE 12th International Conference on Electrical Engineering	<i>Ivan Dueñas</i>
DEL VALLE PADILLA JUAN LUIS	Revistas Indizadas	2014	Enhanced RF Characteristics of a 0.5 um High Voltage nMOSFET (HVMOS) in a Standard CMOS Thechnology	Journal of Applied Research and Technology	<i>Héctor Saavedra</i>
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2015	Estructuras diseñadas a medida para adquisición de datos de un sensor de visión dinámica usando el protocolo AER en un FPGA	Pistas Educativas Año XXXVI	
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2013	Event-Based Image Processing Using a Neuromorphic Vision Sensor	IEEE XV Reunion de Otoño de Potencia, Electronica y Computacion	
DEL VALLE PADILLA JUAN LUIS	Revistas Indizadas	2017	Field Programable analogue arrays for the sensorless control of DC motors	J.L. Del Valle	<i>Ivan Dueñas</i>
DEL VALLE PADILLA JUAN LUIS	Memorias de congresos	2013	Harmonic analysis of MEMS Structures to Identify the frequency Response oriented to Acoustic Applications	VI International Conference on Surfaces, Materials and Vacuum	
LEYVA MONTIEL JOSE LUIS	Revistas Indizadas	2013	DISEÑO Y SIMULACIÓN DE UN AEROGENERADOR DE 5 KW	XXIV Congreso Internacional de Ahorro de Energía	<i>Javier de la Cruz</i>
LEYVA MONTIEL JOSE LUIS	Revistas Indizadas	2014	MODIFICATION OF GEOMETRIC PARAMETERS IN OUTER ROTOR PERMANENT MAGNET GENERATORS TO IMPROVE THD, EFFICIENCY, AND COGGING TORQUE, ISSN 2194-5756	International Journal of Emerging Electric Power Systems	<i>Javier de la Cruz</i>
LEYVA MONTIEL JOSE LUIS	Revistas Indizadas	2013	International Journal of Emerging Electric Power Systems	VOLTAGE THD IMPROVEMENT FOR AN OUTER ROTOR PERMANENT MAGNET SYNCHRONOUS MACHINE	<i>Javier de la Cruz</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2016	A compact and reliable methodology to design oscillator at S-band frequencies suitable for satellite	67th International Astronautical Congress (IAC)	<i>J.L. Urbina Martinez</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2014	A digital predistortion technique based on a NARX network to linearize GaN class F power amplifiers	57th International Midwest Symposium on Circuit and Systems	<i>Lina M. Aguilar, Alberto García</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2015	A new model for non-uniform transmission lines	12th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2016	A novel configurable FPGA architecture for hardware implementation of multilayer feedforward neural	46th European Microwave Conference	<i>Juan Rentería, Lina Aguilar</i>

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2013	A SIMPLE AND RELIABLE METHOD TO EXTRACT THE ELECTRICAL EQUIVALENT CIRCUITS OF CMOS PADS ISSN: 1098-2760, DOI: 10.1002/MOP.27967	Microwave Optical Technology Letters	<i>H. J. saavedra</i>
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2013	A SIMPLE DE-EMBEDDING METHOD FOR ON-WAFER RF CMOS FET USING TWO MICROSTRIP LINES ISSN: 0035-001X	Revista Mexicana de Física	<i>H. J. saavedra</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2013	A Simple Procedure to Synthesize Input and Output Matching Networks with Short Stub for Class F-1 PA	56th International Midwest Symposium on Circuits and Systems (MWSCAS)	<i>Alberto García, Luis Ilich Guerrero</i>
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2016	Aerial line model for power system electromagnetic transient simulation	IET Generation Transmission & Distribution	<i>Jorge Luis García , Julián Sotelo, Eduardo Salvador Bañuelos. Veronica Adriana Galvan</i>
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2015	AN ALTERNATIVE METHOD TO EXTRACT THE PARASITIC CAPACITANCES OF GAN FETS ISSN: 1098-2760, DOI: 10.1002/MOP.28816	Microwave Optical Technology Letters	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2017	An empirical nonlinear RF model for CMOS FET suitable for modeling the breakdown region	Microwave Optical Technology Letters	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2015	Application of the NARX Neural Network as a DPD for Linearizing Microwaves PAs	Microwave Optical Technology Letters	<i>Lina M. Aguilar</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2016	Calibration of a real time load-pull system using the generalized theory of the TRM technique	87th ARFTG Measurement Conference (ARFTG)	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2015	Characterization and synthesis of a 32-bit asynchronous microprocessor in synchronous reconfigurable devices	Journal of Applied Research and Technologies	<i>Adrian Pedroza</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Diseño de una Red Neuronal Configurable y Matriz Hk para Implementación de Filtro de Kalman Extendido	1er Coloquio en Electrónica Analógica y Digital	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2014	Microwave research collaboration between Cinvestav-GDL and CICESE, two research center in Mexico	EEE International Microwave Symposium	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2014	ENHANCED RF CHARACTERICS OF A 0.5 μM HIGH VOLTAGE NMOSFET (HV MOS) IN A STANDARD CMOS TECHNOLOGY ISSN: 1665-6423	Journal of Applied Research and Technology	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Extraction of the high frequency small signal electrical equivalent circuit of high voltage CMOS FET	47th European Microwave Conference	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2015	Generalized Theory of the Thru-Reflect-Match Calibration Technique	IEEE Trans. on Microwave Theory and Techniques	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Identificación de los Coeficientes de la Series de Volterra y la Series Polinomial con Memoria de Ti	1er Coloquio en Electrónica Analógica y Digital	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2015	Experimental Study of the Capabilities of the Real Valued NARX Neural Network for Behavioral Modelin	IEEE International Microwave Simposium	<i>Lina M. Aguilar</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2015	A New Method for Extracting Ri and Rgd of the Intrinsic Transistor Model of GaN HEMT Based on Extrem	IEEE International Microwave Simposium, Phoenix	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2014	Implementation of a NARX neural network in a FPGA for modeling the inverse characteristics of power	57th International Midwest Symposium on Circuit and Systems	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2016	Improved envelope load pull system for high power transistors characterization	1st Latin America Microwave Conference	<i>J.L. Urbina Martinez</i>
LOO YAU JOSÉ RAÚL	Memorias de congresos	2014	LZZM: An Extension of the Theory of the LZZ Calibration Technique	84th ARFTG Microwave Measurement Conference	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Metodología para el Desarrollo del Modelo Empírico No-Lineal para el Transistor Empaquetado GaN HEMT	1er Coloquio en Electrónica Analógica y Digita	

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Nueva Formulación Teórica para la Obtención de la Impedancia de Carga de un Amplificador de Potencia	1er Coloquio en Electrónica Analógica y Digital,	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2013	On the determination of neural network based non-linear constitutive relations for quasi-static GaN	82nd ARFTG Microwave Measurement Conference	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2015	On the implementation of the LZZ calibration technique in the S-parameters measurement of devices mo	85th Automatic Microwave Measurement Conference (ARFTG)	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2017	Second harmonic suppression band-pass filter based on a Modified 1st order microstrip coupled line	1st Latin America Microwave Conference	J.L. Urbina Martinez
LOO YAU JOSÉ RAÚL	Memorias de congresos	2015	The Impact of the Lines Used in the TRL Calibration on the Load-Pull Characterization of Power Trans	86th Automatic Microwave Measurement Conference (ARFTG)	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2017	Transformer model with saturation effects for frequency domain	IET Generation, Transmission & Distribution	Carlos Miguel Luna
LOO YAU JOSÉ RAÚL	Memorias de congresos	2013	Using Lines of Arbitrary Impedance as Standards on the TRL Calibration Technique	81th ARFTG Conference	Alberto García
LOO YAU JOSÉ RAÚL	Memorias de congresos	2013	USING LINES OF ARBITRARY IMPEDANCE AS STANDARDS ON THE TRL CALIBRATION TECHNIQUE	81th ARFTG Conference	
LOO YAU JOSÉ RAÚL	Revistas Indizadas	2013	VECTOR NETWORK ANALYZER CALIBRATION USING A LINE AND TWO OFFSET REFLECTING LOADS ISSN: 0018-9480, DOI: 10.1109/TMTT.2013.2275471	IEEE. Trans. on Microwave Theory and Tech.	
LOO YAU JOSÉ RAÚL	Memorias de congresos	2014	X-Parameters: The new tendency in the characterization of nonlinear RF devices	XXXIV Convención de Centro América y Panamá CONCAPAN	J.L. Urbina Martinez, Ulises Malagon
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	SPACE-TIME AER PROTOCOL RECEIVER ASYNCHRONOUSLY CONTROLLED ON FPGA (ISBN: 978-1-4799-6228-0)	11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE), (ISBN:978-1-4799-6228-0)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	A DIGITAL PREDISTORTION TECHNIQUE BASED ON A NARX NETWORK TO LINEARIZE GAN CLASS F POWER AMPLIFIERS. (ISBN: 978-1-4 799-4133-9).	2014 IEEE 57th International Midwest Symposium on Circuits and Systems, MWCAS. ISBN: 978-1-4 799-4133-9).	Lina Aguilar, Alberto García
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	A HARDWARE IMPLEMENTATION OF A UNIT FOR GEOMETRIC ALGEBRA OPERATIONS WITH PARALLEL MEMORY ARRAYS.	23rd ACM/SIGDA International Symposium on Field-Programmable Gate Arrays	Gerardo Soria, Adrian Pedroza
ORTEGA CISNEROS SUSANA	Memorias de congresos	2016	A Novel Configurable FPGA Architecture for Hardware Implementation of Multilayer Feedforward Neural	46th European Microwave Conference	J. A. Rentería, Caín Pérez, Lina Aguilar
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2017	A Novel Sliding Mode Control Scheme for a PMSG-Based Variable Speed Wind Energy Conversion System	Energies	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2013	A SIMPLE DE-EMBEDDING METHOD FOR ON-WAFER RF CMOS FET USING TWO MICROSTRIP LINES (ISSN: 0035-001X)	Revista Mexicana de Física, (ISSN: 0035-001X)	H.J Saavedra
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	ACELERADOR RECONFIGURABLE PARA PROCESAMIENTO DE ALGORITMOS EN PARALELO.	XIII Jornadas de Computación Reconfigurables y Aplicaciones JCRA 2014, Dentro Jornadas de la Sociedad de Arquitectura y Tecnología de Computadores	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2017	American sign language alphabet recognition using a neuromorphic sensor and an artificial neural network	Sensors (Switzerland)	Miguel Acosta
ORTEGA CISNEROS SUSANA	Revistas Arbitradas	2013	ANALISIS, MODELADO Y SIMULACION DEL RUIDO FLICKER EN TRANSISTORES MOS. (ISSN 0188-6266)	Acta Universitaria, Universidad de Guanajuato. ISSN 0188-6266	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2016	Analysis of an OTA/Output Stage for a SC Integrator in a Hybrid ¿¿ Modulator	Congreso bienal de la sección argentina del ieee, ARGENCON 2016	Daniel Calderón, J. G García
ORTEGA CISNEROS	Revistas	2015	Analysis of MEMS structures to identify their frequency	Superficies y vacío. ISSN 1665-3521	Ibarra Villegas Francisco

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
SUSANA	Arbitradas		response oriented to acoustic applications. ISSN 1665-3521		
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2013	ANALYSIS, OPTIMIZATION AND SIMULATION USING ANSYS WORKBENCH OF A CAPACITIVE MEMS MICROPHONE WITH SURFACE MICROMACHINING TECHNOLOGY	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2015	APPLICATION OF THE NARX NEURAL NETWORK AS A DIGITAL PREDISTORTION TECHNIQUE FOR LINEARIZING MICROWAVE POWER AMPLIFIERS. JCR Impact Factor 2015: 0.568, DOI 10.1002/mop, Online ISSN: 1098-2760, ISSN: 0895-2477	Microwave and optical technology letters. JCR Impact Factor 2015: 0.568, Online ISSN: 1098-2760, ISSN: 0895-2477	<i>Lina Aguilar</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2016	Architecture design to optimize multipliers in FPGAs based on Maya multiplying method	2016 IEEE Central America and Panama Student Conference (CONESCAP)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2013	ARQUITECTURA DUAL CORE EMPLEANDO MICROBLAZE PARA EL PROCESAMIENTO DE IMAGENES DE LA CAMARA DVS128. (ISBN: 978-607-28-0126-4)	IX Semana Nacional de Ingeniería Electronica. (ISBN: 978-607-28-0126-4)	
ORTEGA CISNEROS SUSANA	Revistas Arbitradas	2015	Characterization and synthesis of a 32-bit asynchronous microprocessor in synchronous reconfigurable devices.ISSN: 1665-6423.	Journal of Applied Research and Technology JART. Vol. 13, 2015: ISSN: 1665-6423.	<i>Adrian Pedroza</i>
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	CHARACTERIZATION TECHNIQUE TO IMPLEMENT SELF-TIMED CELLS FOR VLSI DESIGN BLOCKS (ISBN: 978-1-4799-6228-0)	11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE), (ISBN: 978-1-4799-6228-0)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2017	Conformal Geometric Algebra Voting Scheme Implemented in Reconfigurable Devices for Geometric Entities Extraction	IEEE Transactions on Industrial Electronics	<i>Gerardo Soria, Gerardo Altamirano</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	DESIGN AND IMPLEMENTATION OF A DELTA TYPE PARALLEL ROBOT	IEEE-CinvesROB 2013. 1ER. Robotic Workshop.	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2016	Design and Implementation of a Module to Obtain a Lagrange Interpolating Polynomial in a FPGA	2016 IEEE Central America and Panama Student Conference (CONESCAPAN)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2013	DESIGN OF CAPACITIVE MEMS TRANSVERSE-COMB ACCELEROMETERS WITH TEST HARDWARE (ISSN:1665-3521)	Revista de Superficies y Vacío (ISSN:1665-3521)	<i>Ibarra Villegas Francisco</i>
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	DISCRETE-TIME MODELING AND CONTROL OF A BOOST CONVERTER BY MEANS OF A VARIATIONAL INTEGRATOR AND SLIDING MODES (ISSN: 0016-0032)	Journal of the Franklin Institute, Elsevier. (ISSN: 0016-0032)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	DISEÑO Y ANÁLISIS DE MICROFONOS MEMS CAPACITIVOS CON DIAFRAGMAS SOPORTADOS POR RESORTES	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Diseño de red neuronal configurable y matriz Hk para implementación de filtro de Kalman extendido en	1er Coloquio en Electrónica Analógica y Digital	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	DISEÑO E IMPLEMENTACIÓN DE INSTRUMENTACIÓN PARA LABORATORIO DE USO PEDAGOGICO.	XXIX Congreso de Instrumentacion, SOMI	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	DISEÑO E IMPLEMENTACION DE UNA TARJETA DE EVALUACION PEDAGOGICA PARA DISPOSITIVOS RECONFIGURABLES	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	DISEÑO E IMPLEMENTACIÓN EN FPGA DE UNA UNIDAD DE CÁLCULO PARA POSICIONAMIENTO ANGULAR DE UN UAV (QUADCOPTER). (ISBN:978-84-697-0971-9).	XIV Jornadas de Computación Reconfigurables y Aplicaciones, JCRA 2014. Valladolid, España. (ISBN:978-84-697-0971-9).	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	EVENT-BASED IMAGE PROCESSING USING A NEUROMORPHIC VISION SENSOR	Power, Electronics and Computing (ROPEC) IEEE International Autumn	

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	FPGA ELECTRONIC BOARD AND TEST BENCH FOR UNMANNED AERIAL VEHICLES	1er. Congreso Internacional y 3er. Congreso Nacional de Ciencia y Tecnología Aeroespacial	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2017	FPGA Implementation of a Geometric Voting Scheme for the Extraction of Geometric Entities from Images	Advances in Applied Clifford Algebras	<i>Gerardo Soria, Gerardo Altamirano</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2015	FPGA implementation of a geometric voting scheme for the extraction of geometric entities from images. ISBN:978-84-606-9982-8.	Applied Geometric Algebra in Computer Science and Engineering 2015 (AGACSE 2015). ISBN:978-84-606-9982-8.	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	FPGA IMPLEMENTATION OF A HARDWARE ACCELERATOR TO APPLY IMAGE EQUALIZATION ALGORITHM	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Revistas Arbitradas	2014	FPGA IMPLEMENTATION OF A NARX NETWORK FOR MODELING NONLINEAR SYSTEMS (ISSN:0302-9743)	Lecture Notes in Computer Science (ISSN:0302-9743)	<i>Juan Rentería, Lina Aguilar</i>
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2015	FPGA-BASED STARTUP FOR AC ELECTRIC DRIVES: APPLICATION TO A GREENHOUSE VENTILATION SYSTEM, ISSN: 0166-3615, JCR Impact Factor@2015: 1.287	Computers in Industry. Elsevier,ISSN: 0166-3615, JCR Impact Factor@2015: 1.287	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	HARDWARE AND SOFTWARE CO-DESIGN: AN ARCHITECTURE PROPOSAL FOR A NETWORK ON-CHIP SWITCH, BASED ON BUFFERLESS DATA FLOW (ISSN: 1665-6423)	Journal of Applied Research and Technology JART. ISSN: 1665-6423	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	HARDWARE/SOFTWARE CO-DESIGN FOR ACCELERATION OF IMAGE PROCESSING USING FPGA. (ISBN 978-1-4799-6848-0)	IX Southern Conference on Programmable Logic, SPL. (ISBN 978-1-4799-6848-0)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	HARMONIC ANALYSIS OF MEMS STRUCTURES TO IDENTIFY THE FREQUENCY RESPONSE ORIENTED TO ACOUSTIC APPLICATIONS	VI International Conference on Surfaces, Materials and Vacuum, [MEMS-321]	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	HW / SW CO-DESIGN OF A SPECIFIC ACCELERATOR FOR ROBOTIC COMPUTER VISION	EEE-CinvesROB 2013. 1ER. Robotic Workshop.	<i>Adrian Pedroza</i>
ORTEGA CISNEROS SUSANA	Revistas Arbitradas	2015	HW/SW Co-Design of a Specific Accelerator for Robotic Computer Vision. ISSN 2007-9737	Computación y Sistemas. ISSN 2007-9737	<i>Adrian Pedroza</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Identification of the Morphological Defects Present in the Pattern of Spermatozoa Using a Reconfigur	2017 IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC 2017)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	IMPLEMENTACION EN HARDWARE RECONFIGURABLE DE DOS ARQUITECTURAS PARA ECUALIZADORES DE IMAGENES EN NIVELES DE GRIS	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Implementación de operaciones basadas en algebra geométrica con GPUs	1er Coloquio en Electrónica Analógica y Digital	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Implementación de una Red Neuronal Convolutiva para la clasificación de imágenes	1er Coloquio en Electrónica Analógica y Digital	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	IMPLEMENTACION EN FPGA DE UN AUTOMATA CELULAR PARA OPERACIONES MORFOLÓGICAS EN IMAGENES BINARIAS.	Avances en Tecnologías de la Información, Mecatronica y Tecnologia de los Materiales (CONNAI)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Implementación en un Circuito Reconfigurable de un Algoritmo de Control Discreto Orientado al Campo	1er Coloquio en Electrónica Analógica y Digital (COLEAD 2017)	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2014	IMPLEMENTATION OF A NARX NEURAL NETWORK IN A FPGA FOR MODELING THE INVERSE CHARACTERISTICS OF POWER AMPLIFIERS. (ISBN: 978-1-4 799-4133-9).	2014 IEEE 57th International Midwest Symposium on Circuits and Systems, MWSCAS. (ISBN: 978-1-4 799-4133-9).	<i>Juan Antonio Renteria, Lina Aguilar</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	IMPLEMENTATION OF A SPIKING DIGITAL NEURON IN RECONFIGURABLE HARDWARE. (ISBN: 978-84-697-0971-9).	XIV Jornadas de Computación Reconfigurables y Aplicaciones, JCRA 2014,	

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
				Valladolid, España. (ISBN: 978-84-697-0971-9).	
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2017	Implementation of SoC Based Real-Time Electromagnetic Transient Simulator	Mathematical Problems in Engineering	<i>Herrera Leandro</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Interfaz de comunicación para una red de interconexión de terminales configurable de múltiples usos	1er Coloquio en Electrónica Analógica y Digital	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2016	JORNADAS DE COMPUTACION EMPOTRADA Y RECONFIURABLE (JCER2016)	Plataforma de Verificación para Circuitos Digitales basada en Dispositivos Reconfigurables	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	LIM REAL TIME TRANSIENTS SIMULATION ON FPGA. (ISBN:978-84-697-0971-9)	XIV Jornadas de Computación Reconfigurables y Aplicaciones, JCRA 2014, Valladolid, España. (ISBN:978-84-697-0971-9)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	MEMS-BASED ENERGY HARVESTERS: A REVIEW	VI International Conference on Surfaces, Materials and Vacuum, [MEMS-159]	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Modelado en HDL de una red de interconexión de terminales flexible y configurable de múltiples usos	1er Coloquio en Electrónica Analógica y Digital	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2013	PROFILING NETWORKS ON-CHIP PERFORMANCE WITH A SOFTWARE SIMULATOR	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	PROPOSAL FOR A MEMS DEVICES ARRAY TO EMULATE THE BEHAVIOR OF A HUMAN COCHLEA.	VII International Conference on Surfaces, Materials and Vacuum	
ORTEGA CISNEROS SUSANA	Revistas Arbitradas	2014	REAL TIME HARDWARE ACCELERATOR FOR IMAGE FILTERING (ISSN:0302-9743)	Lecture Notes in Computer Science (ISSN:0302-9743)	<i>Miguel Carrasco, Adrian Pedroza,</i>
ORTEGA CISNEROS SUSANA	Revistas Indizadas	2015	ROBUST CONTROL OF THE AIR TO FUEL RATIO IN SPARK IGNITION ENGINES WITH DELAYED MEASUREMENTS FROM A UEGO SENSOR. ISSN: 1024-123X (Print), ISSN: 1563-5147. JCR Impact Factor@2015: 0.762.	Mathematical Problems in Engineering.ISSN: 1024-123X (Print), ISSN: 1563-5147. JCR Impact Factor@2015: 0.762.	
ORTEGA CISNEROS SUSANA	Memorias de congresos	2014	SILICON-BASED PASSIVE INDUCTORS. (ISBN:978-1-4799-5683-8)	XVI IEEE Autumn Meeting of Power, Electronics and Computer Science ROPEC 2014 INTERNACIONAL. (ISBN:978-1-4799-5683-8)	<i>Edgardo Ortega, Oralia Nolasco</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Discrete time Field Oriented Control for Induction Motors	The 20th World Congress of the International Federation of Automatic Control IFAC 2017 World Congress	<i>Ivan Dueñas</i>
ORTEGA CISNEROS SUSANA	Memorias de congresos	2017	Utilización de una retina neuromórfica en un sistema de posicionamiento para un objeto bajo influenc	1er Coloquio en Electrónica Analógica y Digital	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2017	A Novel Sliding Mode Control Scheme for a PMSG-Based Variable Speed Wind Energy Conversion System	Energies	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Adaptive backstepping controller for internal combustion engine with actuator dynamics	Congreso Nacional de Control Automático 2013	<i>Marco Meza, Antonio Navarrete</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2017	American Sign Language Alphabet Recognition Using a Neuromorphic Sensor and an Artificial Neural Network	Sensors	<i>Miguel Rivera</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	An image processor for convolution and correlation of binary images implemented in fpga	2015 IEEE International Autumn Meeting on Power, Electronics and Computing	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	Arquitectura generica de una red en chip de enrutamiento unidireccional en fpga	Semana Nacional de Ingenieria Electronica 2015	
RIVERA DOMINGUEZ	Memorias de congresos	2015	Control digital sin sensor mecanico para un motor de	SOMI XXX	

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
JORGE	congresos		induccion		
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	Design and implementation of a dc motor control using field programmable analog arrays	2015 12th International Conference on Electrical Engineering, Computing Science and Automatic Control	<i>Ivan Dueñas</i>
RIVERA DOMINGUEZ JORGE	Revistas Arbitradas	2013	DESIGN OF CAPACITIVE MEMS TRANSVERSE-COMB ACCELEROMETERS WITH TEST HARDWARE ISSN: 1665-3521	SUPERFICIES Y VACÍO	<i>Ibarra Villegas Francisco</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2014	DIGITAL SLIDING-MODE SENSORLESS CONTROL FOR SURFACE-MOUNTED PMSM ISSN: 1551-3203	IEEE Transactions on Industrial Informatics	<i>Antonio Navarrete, Marco Meza</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2017	Discrete-time field oriented control for induction motors	20th IFAC World Congress	<i>Ivan Dueñas</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2014	DISCRETE-TIME MODELING AND CONTROL OF A BOOST CONVERTER BY MEANS OF A VARIATIONAL INTEGRATOR AND SLIDING MODES ISSN: 0016-0032	Journal of the Franklin Institute	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	Discrete-Time Modeling and Control of Induction Motors by Means of Variational Integrators and Sliding Modes¿Part I: Mathematical Modeling ISSN: 0278-0046	IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	Discrete-Time Modeling and Control of Induction Motors by Means of Variational Integrators and Sliding Modes¿Part II: Control Design ISSN: 0278-0046	IEEE TRANSACTIONS ON INDUSTRIAL ELECTRONICS	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	Diseño de un controlador robusto por modos deslizantes sin sensor mecanico para un motor de corrien	SOMI XXX	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Diseño e implementación de una tarjeta de evaluación pedagógica para dispositivos reconfigurables	SOMI XXVIII	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2014	Diseño e implementación en fpga de una unidad de cálculo para posicionamiento angular de un auv	Reconfigurable computing and applications conference 2014	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2016	Enhanced Discrete-Time Modeling via Variational Integrators and Digital Controller Design for Ground Vehicles	IEEE Transactions on Industrial Electronics	<i>Antonio Navarrete</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	Fpga design and implementation of radix-2 fast fourier transform algorithm with 16 and 32 points	2015 IEEE International Autumn Meeting on Power, Electronics and Computing	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Fpga electronic board and test bench for unmanned aerial vehicles	1er congresointernacional de ciencia y tecnologia aeroespacial	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	FPGA-based startup for AC electric drives: Application to a greenhouse ventilation system ISSN: 0166-3615	Computers in Industry	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2014	Hardware / software co-design for acceleration of image processing using fpga	2014 IX Southern Conference on Programmable Logic	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2014	Higher order integral nested sliding mode control of internal combustion engine	2014 13th International Workshop on Variable Structure Systems	<i>Marco Meza, Juan Diego sanchez, Antonio Navarrete</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2014	Higher order sliding mode air-to-fuel ratio in si engines	2014 13th International Workshop on Variable Structure Systems	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Hw / sw codesign of a specific accelerator for robotic computer vision	IEEE CinvesROB 2013	<i>Miguel Carrasco, Adrian Pedroza,</i>
RIVERA DOMINGUEZ JORGE	Revistas Arbitradas	2015	HW/SW Co-Design of a Specific Accelerator for Robotic Computer Vision ISSN: 2007-9737	Computación y Sistemas	<i>Miguel Carrasco, Adrian Pedroza,</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Identificador neuronal discreto para motores de inducción de desplazamiento lineal	X Congreso Internacional sobre Innovación y Desarrollo Tecnológico	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2017	Implementación de una red neuronal convolucional para la clasificación de imaágenes	1er Coloquio en Electrónica Analógica y Digital	

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2017	Implementación en un circuito reconfigurable de un algoritmo de control discreto orientado al campo	1er Coloquio en Electrónica Analógica y Digital	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2015	Implementación de un multiplicador de punto flotante de doble precisión basado en el estándar IEEE	Semana Nacional de Ingeniería Electrónica 2015	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Implementación en tiempo real de un identificador neuronal discreto para un motor de inducción lineal	Congreso Nacional de Control Automático 2013	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2014	Implementation of a spiking digital neuron in reconfigurable hardware	Reconfigurable computing and applications conference 2014	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2017	Implementation of SoC Based Real-Time Electromagnetic Transient Simulator	Mathematical Problems in Engineering	<i>Herrera Leandro</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Implementación en hardware reconfigurable de dos arquitecturas para ecualizadores de imágenes en nivel	SOMI XXVIII	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Observer based controller for internal combustion engine	2013 10th International Conference on Electrical Engineering, Computing Science and Automatic Control	<i>Marco Meza, Juan Diego Sanchez, Antonio Navarrete</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2016	On the discrete-time modeling and control of synchronous generators by means of variational integrator	2016 IEEE 55th Conference on Decision and Control	<i>C.Zapata Zuluaga</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2013	ON THE DISCRETE-TIME MODELING OF A DC-TO-DC POWER CONVERTER AND CONTROL DESIGN WITH DISCRETE-TIME SLIDING MODES ISSN: 1024-123X	MATHEMATICAL PROBLEMS IN ENGINEERING	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2013	PARTICLE SWARM BASED APPROACH OF A REAL-TIME DISCRETE NEURAL IDENTIFIER FOR LINEAR INDUCTION MOTORS ISSN: 1024-123X	Mathematical Problems in Engineering	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2016	Plataforma de verificación para circuitos digitales basada en dispositivos reconfigurables	Actas Jornadas Sarteco	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	Real-time discrete neural control applied to a Linear Induction Motor ISSN: 0925-2312	Neurocomputing	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2013	Realtime discrete neural identifier for a linear induction motor using a dspace ds1104 board	2013 International Joint Conference on Neural Networks	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	Real-time implementation of neural optimal control and state estimation for a linear induction motor ISSN: 0925-2312	Neurocomputing	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2016	Reconocimiento de micro partículas de polen con algoritmos de procesamiento de imágenes implementados en dispositivos reconfigurables ISSN: 2007-5448	RECIBE	<i>Juan Manuel Ruiz, Adrian Pedroza</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2015	Robust Control of the Air to Fuel Ratio in Spark Ignition Engines with Delayed Measurements from a UEGO Sensor ISSN: 1024-123X	Mathematical Problems in Engineering	
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2013	ROBUST NESTED SLIDING MODES INTEGRAL CONTROL FOR ANTI-LOCK BRAKE SYSTEM ISSN: 0143-3369	International Journal of Vehicle Design	<i>Juan Diego Sanchez</i>
RIVERA DOMINGUEZ JORGE	Revistas Indizadas	2014	SENSORLESS HIGH ORDER SLIDING MODE CONTROL OF INDUCTION MOTORS WITH CORE LOSS ISSN: 0278-0046	IEEE Transactions on Industrial Electronics	<i>Marco Antonio</i>
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2017	Técnicas de optimización de algoritmos digitales a implementarse en VLSI	1er Coloquio en Electrónica Analógica y Digital	
RIVERA DOMINGUEZ JORGE	Memorias de congresos	2017	Utilización de una retina neuromórfica en un sistema de posicionamiento para un objeto	1er Coloquio en Electrónica Analógica y Digital	
SANDOVAL IBARRA FEDERICO	Revistas Arbitradas	2014	A 100HZ LOW-PASS 2ND ORDER Sallen-Key Active Filter: A Design Proposal (ISSN: 1548-0992)	IEEE Latin American Transactions	<i>Edgardo Ortega</i>

Profesor	Tipo Artículo	Año	Nombre artículo	Publicado en	Estudiante
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2015	A Silicon-based 2.4GHz Fully-Differential LC-VCO: A Design Methodology Proposal (ISBN:978-1-4673-9185-6)	International Conference on Synthesis, Modeling, Analysis and Simulation Methods and Applications to Circuit Design	
SANDOVAL IBARRA FEDERICO	Revistas Arbitradas	2013	A SIMPLE DE-EMBEDDING METHOD FOR ON-WAFER RF CMOS FET USING TWO MICROSTRIP LINES, (ISSN: 1870-3542)	Rev. Mex. Fís.	<i>H.J.Saavedra</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2013	ANÁLISIS, MODELADO Y SIMULACIÓN DEL RUIDO FLICKER EN TRANSISTORES MOS (ISBN: 0188-6266)	Acta Universitaria	
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2016	Analysis of an OTA/Output Stage for a SC Integrator in a Hybrid ζ Modulator (DOI:10.1109/ARGENCON.2016.7585234)	IEEE Biennial Congress of Argentina, ARGENCON	
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2014	BEHAVIORAL MODELLING OF A 4TH ORDER LP SIGMA-DELTA MODULATOR-TOWARDS THE DESIGN OF A HYBRID PROPOSAL, (ISBN: 978-1-4799-2507-0)	IEEE 5th Latin American Symposium on Circuits and Systems	<i>J. G. garcía, Daniel Calderon</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2015	DESIGN AND ANALYSIS OF A CFMFC OTA BASED ON THE BEHAVIORAL MODELING OF A 4TH ORDER LOW-PASS HYBRID SIGMA-DELTA MODULATOR, (ISBN:1405-1249)	JOURNAL OF ADVANCEMENTS IN ELECTRONICS AND ELECTRICAL ENGINEERING	<i>Daniel Calderon</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2014	DESIGN OF A 4TH ORDER LP SIGMA-DELTA MODULATOR-WHAT ABOUT NON-IDEALITIES? (ISBN:978-1-4799-4269-5)	IEEE Biennial Congress of Argentina	<i>J. G. garcía, Daniel Calderon</i>
SANDOVAL IBARRA FEDERICO	Revistas Arbitradas	2013	DESIGN OF CAPACITIVE MEMS TRANSVERSE-COMB ACCELEROMETERS WITH TEST HARDWARE (ISSN 1665-3521)	Superficies y Vacío	<i>Ibarra Villegas Francisco</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2015	Designing LC-based oscillators-How non idealities are added (ISSN: 2395-907X)	Revista de Ciencia e ingeniería	
SANDOVAL IBARRA FEDERICO	Revistas Arbitradas	2014	ENHANCED RF CHARACTERISTICS OF 0.5 UM HIGH VOLTAGE NMOSFET (HVMOS) IN A STANDARD CMOS TECHNOLOGY (ISSN: 1665-6423)	JART	<i>H.J.Saavedra</i>
SANDOVAL IBARRA FEDERICO	Revistas Arbitradas	2014	HARDWARE AND SOFTWARE CO-DESIGN: AN ARCHITECTURE PROPOSAL FOR A NETWORK ON-CHIP BASED ON BUFFERLESS DATA FLOW, (ISSN: 1665-6423)	J. of Applied R&T	<i>H.J. Cabrera</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2017	Implementation of SoC Based Real-Time Electromagnetic Transient Simulator (ISSN-online: 1563-5147)	Mathematical Problems in Engineering	<i>Herrera Leandro</i>
SANDOVAL IBARRA FEDERICO	Memorias de congresos	2014	REAL TIME HARDWARE ACCELERATOR FOR IMAGE FILTERING (ISBN:)	19th Iberoamerican Congress on Pattern Recognition	<i>Miguel Carrasco, Adrian Pedroza,</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2017	Settling time-based design of a fully-integrated OTA for a SC integrator	IEEE Latin American Symposium on Circuits and Systems, LASCAS	<i>Daniel Calderon</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2014	SILICON-BASED PASSIVE INDUCTORS (ISBN: 978-1-4799-5683-8)	XVI Reunión de Otoño de Potencia, Electrónica y Computación	<i>Edgardo Ortega, Oralia Nolasco</i>
SANDOVAL IBARRA FEDERICO	Revistas Indizadas	2017	Synthesis and Design of a 4th order Low-Pass DT Sigma-Delta modulator in a 130nm CMOS process	IEEE Latin American Symposium on Circuits and Systems, LASCAS	<i>Daniel Calderon</i>

2. Capítulos Publicados

Profesor	Año	Nombre capítulo	Nombre del libro	Estudiante
LEYVA MONTIEL JOSE LUIS	2013	LA INDUSTRIA DEL DISEÑO ELECTRÓNICO EN LA ZONA METROPOLITANA DE GUADALAJARA	Jalisco en el mundo contemporáneo aportaciones para una enciclopedia de la época	
LEYVA MONTIEL JOSE LUIS	2012	CRITERIOS DE EVALUACIÓN PARA LOS PROGRAMAS DE POSGRADO DEL AREA VII	CRITERIOS DE EVALUACIÓN DIFERENCIADOS POR ÁREA DEL CONOCIMIENTO PARA LOS PROGRAMAS DEL PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD (PNPC)	
RIVERA DOMINGUEZ JORGE	2015	Super-Twisting Air/Fuel Ratio Control for Spark Ignition Engines	Advances and Applications in Sliding Mode Control	
RIVERA DOMINGUEZ JORGE	2014	Real Time Hardware Accelerator for Image Filtering	Progress in Pattern Recognition Image Analysis, Computer Vision, and Applications	
SANDOVAL IBARRA FEDERICO	2014	Real time hardware accelerator for image filtering	Progress in Pattern Recognition, Imagen Analysis, Computer Vision, and Applications	
SANDOVAL IBARRA FEDERICO	2013	FLEXIBLE NANOMETER CMOS LOW-NOISE AMPLIFIERS FOR THE NEXT-GENERATION SOFTWARE-DEFINED-RADIO MOBILE SYSTEMS	Integrated Circuits for Analog Signal Processing	

La industria del diseño electrónico en la zona metropolitana de Guadalajara

J. Luis Leyva Montiel

La industria de diseño electrónico en la zona metropolitana de Guadalajara tiene sus inicios a finales de los años ochenta y crece en los 90's y sigue creciendo después del 2000.

Entre las principales ventajas competitivas que tenemos, podemos destacar, que tenemos una ingeniería competitiva de clase mundial, un grupo entusiasta de emprendedores que explora y negocia oportunidades de diseño en Estados Unidos, Europa y China y la cercanía con el generador de tecnología más grande del mundo.

Pero lo más importante es nuestro grupo de trabajo, formado por los empresarios, el gobierno Estatal y Federal y por las Universidades y Centros de Investigación que jalan para el mismo lado, que disfrutan de trabajar en el sector de la alta tecnología, que aceptan los retos y cumplen las metas.

He aquí mi versión (probablemente incompleta) del desarrollo de la industria del diseño en la Zona Metropolitana de Guadalajara, es decir, Guadalajara, Zapopan, Tlaquepaque y Tonalá. En el recito uso la palabra Guadalajara para referirme a la Zona Metropolitana de Guadalajara.

Finales de los 80's

A finales de los 80's había en la zona metropolitana de Guadalajara 4 grandes compañías dedicadas a la electrónica, IBM que fabricaba maquinas de escribir y computadoras personales, HP que fabricaba minicomputadoras y muebles para los centros de computo, Motorola que fabricaba dispositivos semiconductores de potencia y Kodak que fabricaba tarjetas electrónicas para equipo médico.

**CRITERIOS DE EVALUACIÓN DIFERENCIADOS POR ÁREA
DEL CONOCIMIENTO PARA LOS PROGRAMAS
DEL PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD (PNPC)**

PROPUESTA

**GRUPO DE ANÁLISIS DEL POSGRADO
FORO CONSULTIVO CIENTÍFICO Y TECNOLÓGICO, A.C.**



Julio, 2012

Dr. Jean Philippe Vielle Calzada

Centro de Investigación y de Estudios Avanzados (CINVESTAV)

Dr. Leopoldo Mendoza Onofre

Colegio de Postgraduados en Ciencias Agrícolas (COLPOS)

Dr. Mariano Gutiérrez Rojas

Universidad Autónoma Metropolitana – Unidad Iztapalapa (UAM I)

Dr. Rafael Núñez Domínguez

Universidad Autónoma de Chapingo

Dra. Thelma R. Castellanos Cervantes

Centro de Investigaciones Biológicas del Noroeste (CIBNOR)

Dr. Sergio O. Serna Saldívar

Instituto Tecnológico y de Estudios Superiores de Monterrey – Campus Monterrey (ITESM)

Área VII: Ingenierías

Dr. Marcial Bonilla Marín – Coordinador

Instituto Potosino de Investigación Científica y Tecnológica (IPICYT)

Dr. José Luis Leyva Montiel – Coordinador

Centro de Investigación y de Estudios Avanzados (CINVESTAV)

Dra. Blanca Jiménez Cisneros

Universidad Nacional Autónoma de México (UNAM)

Dr. Mario Moisés Álvarez

Instituto Tecnológico y de Estudios Superiores de Monterrey – Campus Monterrey (ITESM)

Dr. Carlos Quintal Franco

Universidad Autónoma de Yucatán (UADY)

Dra. Leticia Torres Guerra

Universidad Autónoma de Nuevo León (UANL)

Dr. Víctor Manuel Larios Rosillo

Universidad de Guadalajara (UDG)

Super-Twisting Air/Fuel Ratio Control for Spark Ignition Engines

Jorge Rivera, Javier Espinoza-Jurado and Alexander Loukianov

Abstract In this work, a model-based controller for the air to fuel ratio (represented by λ) is designed for spark ignition (SI) engines in order to rise the fuel consumption efficiency and to reduce the emission of pollutant gases to the atmosphere. The proposed control method is based on an isothermal mean value engine model (MVEM) developed by Elbert Hendricks and in the super-twisting sliding mode control algorithm that results to be robust to matched perturbations and alleviates the chattering problem. The dynamics for λ depends on the time derivative of the control input, i.e., the injected fuel mass flow (\dot{m}_{fi}). This term is estimated by means of the well-known robust sliding mode differentiator which is feedback to the control algorithm. To solve the time-delay measurement problem (due to combustion process and the transportation of gases) at the Universal Exhaust Gas Oxygen (UEGO) sensor, the delay represented with an exponential function in the frequency domain is approximated by means of a Padé method which yields to a transfer function. Then, this transfer function is taken to a state space representation in order to design an observer based on the super-twisting sliding mode algorithm, where the real λ factor is finally determined by the equivalent control method and used for feedback. Digital simulations were carried on, where the proposed control scheme is simulated with two observers based on a second and third order Padé approximations. Also, the proposed controller is simulated without an observer, where λ is directly taken from the UEGO sensor. Simulations predict a better output behavior in the case of a controller based observer design, and in particular, the observer based on the third order approximation provides the best results. Therefore, the controller based on the third order observer is chosen for parametric uncertainties and noise measurement simulation, where the air to fuel ratio still performs well.

J. Rivera (✉) · J. Espinoza-Jurado
University of Guadalajara, 44430 Guadalajara, México
e-mail: jorge.rivera@cucei.udg.mx
J. Espinoza-Jurado
e-mail: javier_9512@hotmail.com

A. Loukianov
CINVESTAV Guadalajara, 45019 Guadalajara, México
e-mail: louk@gdl.cinvestav.mx

Real Time Hardware Accelerator for Image Filtering

Susana Ortega-Cisneros¹, Miguel A. Carrasco-Díaz¹, Adrian Pedroza de-la-Cruz¹
Juan J. Raygoza-Panduro², Federico Sandoval-Ibarra¹, and Jorge Rivera-Domínguez²

¹ CINEVESTAV, Unidad Guadalajara, Av. Del Bosque 1145, Col. El Bajío,
Zapopan, Jalisco, C.P. 45091, México

{sortega, mcarrasco, apedroza, sandoval}@gdl.cinvestav.mx

² Department of Electronics, CUCEI, Universidad de Guadalajara, Blvd. Marcelino García
Barragán 1421, Guadalajara, Jalisco, C.P. 44430, México

{juan.raygoza, jorge.rivera}@cucei.udg.mx

Abstract. The image processing nowadays is a field in development, many image filtering algorithms are tested every day; however, the main hurdles to overcome are the difficulty of implementation or the time response in a general purpose processors. When the amount of data is too big, a specific hardware accelerator is required because a software implementation or a generic processor is not fast enough to respond in real time. In this paper optimal hardware implementation is proposed for extracting edges and noise reduction of an image in real time. Furthermore, the hardware configuration is flexible with the ability to select between power and area optimization or speed and performance. The results of algorithms implementation are reported.

Keywords: Image filtering, image convolution, edge detecting, noise reduction, field-programmable gate array, FPGA, hardware accelerator, hardware design, high performance computing, image kernel, Verilog.

1 Introduction

One of the main study fields of signal processing is image processing. With the current technology available to capture digital images, it is easy to get a good image quality, nevertheless the problem now is obtaining useful information about the image contents as a detection of objects, persons, is to get relevant information in the images.

There are many techniques to filter images and to extract information. However, the algorithms are commonly implemented in software, but the hardware is not optimized to get the best performance while the process is being executed, resulting in high power consumption per image processed. Much time is required in order to obtain the transformation per image, and when the frames are back to back, many systems are not capable of giving the required throughput for real time processing.

This paper proposes hardware architecture with specific acceleration in order to obtain filtered images in real time, with minimal power consumption, allowing data streaming with the ability to process one image after another.

Chapter 7

Flexible Nanometer CMOS Low-Noise Amplifiers for the Next-Generation Software-Defined-Radio Mobile Systems

Edwin C. Bocerra-Ayvarra, F. Sandoval-Ibarra, and J.M. de la Rosa

7.1 Introduction

The increasing number of personal wireless applications demands for Radio Frequency (RF) front-ends capable to handle different standard specifications, signal conditions and battery status [1]. The trend is towards a maximum hardware reuse, by making as many transceiver building blocks as possible, digitally programmable, reconfigurable and compatible with mainstream nanometer CMOS technologies [2].

Among other RF circuits, the design of the LNA is specially critical, due to its early position at the very beginning of the receiver chain, that makes this block a determinant factor in the overall system performance. The LNA has to simultaneously match the antenna and to amplify weak input signals with reduced noise contribution, high linearity and isolation from the rest of the receiver chain. This problem is aggravated in the case of multi-standard applications, in which LNAs must operate over different frequency ranges, whereas keeping reduced number of passive circuit elements to increase integration [1].

The majority of multi-standard LNAs are based on the use of switchable passive networks to select the resonance frequency, thus preserving immunity to out-of-band interferers, although only one signal band is received at one time [3, 4]. Besides,

E.C. Bocerra-Ayvarra
IMSE-CNM, CNIC/University of Seville, Seville, Spain
CUCEL, University of Guadalajara, Guadalajara, Mexico
e-mail: edwin.bocerra@univ-se.org

F. Sandoval-Ibarra
Cincomex-Universidad Guadalajara, Guadalajara, Mexico
e-mail: sandoval@pdl.cincomex.mx

J.M. de la Rosa (✉)
IMSE-CNM, CNIC/University of Seville, Seville, Spain
e-mail: jmde@univ-se.org

4. Desarrollo tecnológico

Profesor	Nombre del Desarrollo	Año publicación	Nombre del autor / coautor	Autor / Coautor	Estudiante
LEYVA MONTIEL JOSE LUIS	Alliance, fxsfxo voip system	0			
LEYVA MONTIEL JOSE LUIS	Diseño físico de circuitos integrados para atmel	0			
LEYVA MONTIEL JOSE LUIS	Heco2 program	0			
LEYVA MONTIEL JOSE LUIS	Proyecto programa avanzado en diseño de tecnología de semiconductores (padts). Programa soportado por el gobierno de estado de jalisco y la compañía intel.	0			
LEYVA MONTIEL JOSE LUIS	Pruebas del sistema de transporte metrobus línea 2, cd. De mexico	0			
LEYVA MONTIEL JOSE LUIS	Sdfac sistema de diagnostico de fallas a por computadora	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para at&t paradyne	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para dantel inc.	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para hewlett packard	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para intel	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para stmicroelectronics	0			
LEYVA MONTIEL JOSE LUIS	Sistema alliottransferencia de propiedad intelectual a 3m	0			
LEYVA MONTIEL JOSE LUIS	Sistema de medición de oxido nítrico (son o noms)	0			
LEYVA MONTIEL JOSE LUIS	Sistema electrocardiográfico 1d ecg	0			
LEYVA MONTIEL JOSE LUIS	Sistema vitalsys	0			
LEYVA MONTIEL JOSE LUIS	Servicios de diseño electrónico para stmicroelectronics	0			
LEYVA MONTIEL JOSE LUIS	Sistema alliottransferencia de propiedad intelectual a 3m	0			
LEYVA MONTIEL JOSE LUIS	Sistema de medición de oxido nítrico (son o noms)	0			
LEYVA MONTIEL JOSE LUIS	Sistema electrocardiográfico 1d ecg	0			
LEYVA MONTIEL JOSE LUIS	Sistema vitalsys	0			



Project Opportunities for HECO2 Program

Program Name: Maya program

From: CTS, Cinvestav Guadalajara

To: Continental Automotive Guadalajara S.A. de C.V.

Prepared By

Document Owner(s)	Project/Organization Role
Luis Leyva	Scientific Counselor Coordinator

Project Charter Version Control

Version	Date	Author	Change Description
1	26/Nov/13	Luis Leyva	Initial draft
2	2/Dec/13	Luis Leyva	HECO2 project schedule added HECO2 project costs added HECO2 project deliverables added



Table of Contents

1. Introduction.....	3
1.1 Audience	3
1.2 Documents of reference.....	3
1.3 Glossary of terms.....	3
2. Continental's HECO2 Program overview.....	5
2.1 Opportunities identified by Continental to achieve the goal.....	5
2.2 Some other parameters	6
3. Project opportunities and expertise required	7
4. Project schedule.....	9
5. Project costs.....	11
6. Deliverables.....	13
7. Project organization chart.....	14
8. Appendix A.....	17

A quien corresponda
Comisión evaluadora
Sistema Nacional de Investigadores
Presente,

Me refiero al **proyecto H-monitor** desarrollado por el Centro de Investigación y de Estudios Avanzados del I.P.N. Unidad Guadalajara bajo la dirección del Dr. José Luis Leyva Montiel, ver documento "*H-monitor Descripción del Sistema*".

Al respecto les informo que he creado en 2015 la compañía "*Transworld Medical Devices S.A. de C.V. (TMD)*" la cual tiene la misión de diseñar, fabricar, comercializar y distribuir equipo médico y de telemetría para el sector salud y comercial. TMD tiene la meta de fabricar y comercializar; el sistema H-monitor, electrocardiógrafo de 3 derivaciones con la infraestructura de comunicaciones GSM para conectarse al sistema de telefonía celular; y el sistema 1d ECG, electrocardiógrafo de 1 derivación con la infraestructura de comunicaciones Wi-Fi para conectarse a redes de datos.

Para TMD es importante comercializar estas herramientas de telemetría médica que representan una ventaja competitiva respecto a aquellas que se encuentran disponibles en el mercado. La compañía pretende obtener ingresos a partir de la comercialización de los dispositivos y por la creación del servicio de diagnóstico y supervisión de pacientes en forma remota.

En el caso del sistema H-monitor, la compañía ha tratado de firmar con el Cinvestav un convenio que le permita hacer uso exclusivo de la tecnología y patentes (002086, 002304, 005084, 005085, 005086, 005087, 005088, 009229 y 011433) generadas en el desarrollo del sistema electrónico e interfaces de usuario, ver documento adjunto "*MOU uso y comercialización*".

Atentamente



Dr. René Anguiano Martínez

Director

Imagen Diagnostica Siglo XXI, S.A. de C.V.

5. Libros

Profesor	Número de ISBN	Año de publicación
LEYVA MONTIEL JOSE LUIS	Programa Nacional de Posgrados de Calidad PNPC-2, Marco de Referencia para La Evaluación y Seguimiento de Programas de Posgrado	2013



**PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD
PNPC-2
MARCO DE REFERENCIA
PARA LA EVALUACIÓN Y SEGUIMIENTO DE PROGRAMAS DE POSGRADO**

**CONSEJO NACIONAL DE CIENCIA Y TECNOLOGÍA
SUBSECRETARÍA DE EDUCACIÓN SUPERIOR**

**Versión 5
Febrero, 2013**

COORDINADORES SUBGRUPOS POR ÁREA DEL CONOCIMIENTO

Área I: Físico Matemáticas y Ciencias de la Tierra

Dr. Hugo Ricardo Navarro Contreras
Universidad Autónoma de San Luis Potosí

Área II: Biología y Química

Dr. Juan Núñez Farfán
Universidad Nacional Autónoma de México

Dra. María del Jesús Rosales Hoz
Centro de Investigación y de Estudios Avanzados

Área III: Medicina y Ciencias de la Salud

Dr. Federico Martínez Montes
Universidad Nacional Autónoma de México

Área IV: Humanidades y Ciencias de la Conducta

Dr. Renato González Mello – Coordinador
Universidad Nacional Autónoma de México

Área V: Ciencias Sociales

Dra. Rocío Grediaga Kuri
Universidad Autónoma Metropolitana –
Unidad Azcapotzalco

Dra. Patricia Torres Mejía
Centro de Investigaciones y Estudios
Superiores en Antropología Social

Dra. Cristina Puga Espinosa
Universidad Nacional Autónoma de
México

Área VI: Biotecnología y Ciencias Agropecuarias

Dr. Francisco Suárez Güemes
Universidad Nacional Autónoma de México

Área VII: Ingenierías

Dr. Marcial Bonilla Marín

Instituto Potosino de Investigación Científica y Tecnológica

Dr. José Luis Leyva Montiel

Centro de Investigación y de Estudios Avanzados

CONTENIDO

PRESENTACIÓN	5
1. EL CONTEXTO DEL PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD	7
2. MISIÓN, VISIÓN Y POLÍTICAS DEL PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD	9
3. ORIENTACIÓN Y CLASIFICACIÓN DE LOS PROGRAMAS DE POSGRADO	14
4. EL MODELO DEL PROGRAMA NACIONAL DE POSGRADOS DE CALIDAD	31
5. EL PROCESO DE EVALUACIÓN Y SEGUIMIENTO DEL PNPC	38
6. CONTENIDO DE LAS SOLICITUDES DE LOS PROGRAMAS QUE ASPIRAN A INGRESAR AL PNPC	48
A. Compromiso institucional	50
B. Auto-evaluación del programa de posgrado.	53
C. Página WEB del programa	75
D. Información Estadística del Programa	76

6. Patentes

Profesor	Nombre de la patente	Tipo de Patente	Identificador patente	País
LEYVA MONTIEL JOSE LUIS	Método para el monitoreo de parámetros trascendentales aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos	Patente como invención	MX/A/2013/005084	México
LEYVA MONTIEL JOSE LUIS	Dispositivo electrónico para la supervisión remota de sistemas complejos	Patente como invención	MX/A/2013/005085	México
LEYVA MONTIEL JOSE LUIS	Método para notificación de desviaciones aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos	Patente como invención	MX/A/2013/005086	México
LEYVA MONTIEL JOSE LUIS	Sistema para monitoreo y representación de parámetros de desempeño cardíaco en condiciones de ruido eléctrico y método para su aplicación	Patente como invención	MX/A/2013/005087	México
LEYVA MONTIEL JOSE LUIS	Método para el monitoreo de sistemas remotos en tiempo real aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos	Patente como invención	MX/A/2013/005088	México
LEYVA MONTIEL JOSE LUIS	Sistema para determinar la orientación vectorial eléctrica del corazón en humanos y método para su aplicación	Patente como invención	MX/A/2013/009229	México
LEYVA MONTIEL JOSE LUIS	Dispositivo para comprimir y empaquetar señales bio-eléctricas en tiempo real y método para su aplicación	Patente como invención	MX/A/2013/011433	México
LEYVA MONTIEL JOSE LUIS	Dispositivo Electrónico para Registro y Estadificación de la Disfunción Endotelial y Método para su Aplicación	Patente como invención	MX/A/2014/008609	México
LEYVA MONTIEL JOSE LUIS	Carcasa para dispositivo electrónico de 3 y 12 señales electrocardiográficas	Diseño industrial	MX/F/2013/002086	México



(12)

SOLICITUD de PATENTE

(43) Fecha de publicación: 20/11/2014 (51) Int. Cl: H04M 11/00 (2006.01)
(22) Fecha de presentación: 07/05/2013
(21) Número de solicitud: 2013005084

(71) Solicitante:
**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS
AVANZADOS DEL I. P. N.***
Instituto Politécnico Nacional, 2508 07360 GUSTAVO
A. MADERO Distrito Federal MX

(72) Inventor(es):
JOSÉ LUIS LEYVA MONTIEL
Del Bosque, 1145 Zapopan Jalisco 45019 MX
ABRAHAM ÁLVAREZ TORRES
LUIS JESÚS CORONA MURGUIA
ARAM ABDIEL RUBIO JEREZ
MANUEL ARTURO GURROLA MORENO

(74) Representante:
LUIS ANTONIO CARREÑO SÁNCHEZ
Instituto Politécnico Nacional, 2508 Edificio
Administrativo, 3er. piso, Subdirección de
Vinculación Tecnológica GUSTAVO A. MADERO
Distrito Federal 07360 MX

(54) Título: **METODO PARA EL MONITOREO DE PARAMETROS TRASCENDENTALES APLICADO A PARTIR DE UN DISPOSITIVO ELECTRONICO INTELIGENTE DE SUPERVISION REMOTA DE SISTEMAS COMPLEJOS.**

(54) Title: **METHOD FOR MONITORING TRANSCENDENTAL PARAMETERS APPLIED BY MEANS OF AN INTELLIGENT ELECTRONIC DEVICE FOR THE REMOTE SUPERVISION OF COMPLEX SYSTEMS.**

(57) Resumen

La presente invención se refiere a un método para el monitoreo de parámetros trascendentales aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos, que permite a un especialista recibir parámetros trascendentales capturados y procesados por los dispositivos electrónicos inteligentes de supervisión remota, en su equipo electrónico remoto de supervisión, ya sea éste un teléfono móvil o un equipo de computo, en donde la información que a través de este método se intercambia son mensajes tipo SMS o correos electrónicos conteniendo una lista de parámetros trascendentales y los valores capturados en el momento de la petición.

(57) Abstract

The present invention refers to a method for monitoring transcendental parameters applied by means of an intelligent electronic device for the remote supervision of complex systems, which allows a specialist to receive transcendental parameters, captured and processed by said intelligent electronic devices, in his remote supervision electronic equipment, which may be a mobile phone or a computer, where the information, exchanged by this method, are SMS texts or e-mails containing a list of the transcendental parameters and values captured at the moment of the request.



(12) **SOLICITUD de PATENTE**

(43) Fecha de publicación: 20/11/2014 (51) Int. Cl: G06F 17/00 (2006.01)
 (22) Fecha de presentación: 07/05/2013 H04L 12/66 (2006.01)
 (21) Número de solicitud: 2013005085

(71) Solicitante:
**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS
 AVANZADOS DEL I. P. N.***
 Instituto Politécnico Nacional, 2508 07360 GUSTAVO
 A. MADERO Distrito Federal MX

(72) Inventor(es):
JOSÉ LUIS LEYVA MONTIEL
 Del Bosque, 1145 Zapopan Jalisco 45019 MX
ABRAHAM ÁLVAREZ TORRES

(74) Representante:
LUIS ANTONIO CARREÑO SÁNCHEZ
 Instituto Politécnico Nacional, 2508 Edificio
 Administrativo 3er. piso, Subdirección de Vinculación
 Tecnológica GUSTAVO A. MADERO Distrito Federal
 07360 MX

(54) Título: **DISPOSITIVO ELECTRONICO PARA LA SUPERVISION REMOTA DE SISTEMAS COMPLEJOS.**

(54) Title: **ELECTRONIC DEVICE FOR THE REMOTE SUPERVISION OF COMPLEX SYSTEMS.**

(57) Resumen

La presente invención se refiere a dispositivo electrónico para la supervisión remota de sistemas complejos, que pertenece a la generación de equipos electrónicos de alta integración, desempeño y funcionalidad, que de forma inteligente y con un bajo consumo de energía permite ser reconfigurado para servir a una amplia clase de aplicaciones para la supervisión de sistemas complejos remotos, y se integra a partir de: una unidad de procesamiento central digital que comprende una estructura programática específica, a partir de la cual se controlan por medio de líneas conductoras (Buses); un bloque de interface digital que maneja señales de entrada y de salida digitales, un bloque de interface analógica que maneja señales eléctricas de entrada y de salida, un bloque de puerto de comunicaciones que le permite al dispositivo establecer canales de comunicación bidireccionales de datos, un bloque de sensores de ambiente a partir de los cuales se obtiene información trascendental del estado que guarda el sistema bajo supervisión, un bloque de memoria que dota al dispositivo del espacio de memoria para almacenar datos temporales, datos permanentes, sistema operativo, código programático y una interface de usuario, y un bloque de radiotransmisión que le permite al dispositivo hacer enlaces de comunicación inalámbricos con puntos de acceso a redes de datos o sistemas de computo locales, todos ellos alimentados por una fuente de energía.

(57) Abstract

The present invention refers to an electronic device for the remote supervision of complex systems, which pertains to the generation of electronic devices of high integration, performance and functionality, which, in an intelligent form and with a low power consumption, can be reconfigured for being used in a wide range of applications for the supervision of remote complex systems, this being integrated by: a digital central processing unit comprising a specific programmatic structure for controlling the following parts by means of buses: a digital interface block that manages digital input and output signals, an analogic interface block that manages input and output electric signals, a communication port block for allowing the device to establish bidirectional data communication channels, an environment sensor block for obtaining transcendental information of the state of the system under supervision, a memory block for providing the device with memory space for storing temporal data, permanent data, the operative system, programmatic code and a user interface, and a radio transmission block for allowing the system to make wireless communication links by means of access points to data networks or local computer systems, all them fed by a power source.



(12) **SOLICITUD de PATENTE**

(43) Fecha de publicación: 20/11/2014 (51) Int. Cl: G05B 19/02 (2006.01)
H04L 12/66 (2006.01)
(22) Fecha de presentación: 07/05/2013
(21) Número de solicitud: 2013005086

(71) Solicitante:
**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS
AVANZADOS DEL I. P. N.***
Instituto Politécnico Nacional, 2508 07360 GUSTAVO
A. MADERO Distrito Federal MX

(72) Inventor(es):
JOSÉ LUIS LEYVA MONTIEL
Del Bosque, 1145 Zapopan Jalisco 45019 MX
ABRAHAM ÁLVAREZ TORRES
LUIS JESÚS CORONA MURGUIA
ARAM ABDIEL RUBIO JEREZ
MANUEL ARTURO GURROLA MORENO

(74) Representante:
LUIS ANTONIO CARREÑO SÁNCHEZ
Instituto Politécnico Nacional, 2508 Edificio
Administrativo, 3er. piso, Subdirección de
Vinculación Tecnológica GUSTAVO A. MADERO
Distrito Federal 07360 MX

(54) Título: **METODO PARA NOTIFICACION DE DESVIACIONES APLICADO A PARTIR DE UN DISPOSITIVO ELECTRONICO INTELIGENTE DE SUPERVISION REMOTA DE SISTEMAS COMPLEJOS.**

(54) Title: **METHOD FOR NOTIFYING DEVIATIONS APPLIED BY MEANS OF AN INTELLIGENT ELECTRONIC DEVICE FOR THE REMOTE SUPERVISION OF COMPLEX SYSTEMS.**

(57) Resumen

La presente invención se refiere a un método para notificación de desviaciones aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos, que consiste en lo general en las etapas de detección y comunicación de una desviación en los parámetros trascendentales de un sistema bajo supervisión, en donde, dicha desviación detectada puede en función de una definición previa dada por un especialista, ser considerada una desviaciones de alto riesgo o bien una desviaciones de bajo riesgo, dicha clasificación de las desviaciones se da por el especialista de acuerdo al tipo de sistema y a la programación de una tabla de parámetros a supervisar que el sistema inteligente de supervisión pone a su disposición.

(57) Abstract

The present invention refers to a method for notifying deviations applied by means of an intelligent electronic device for the remote supervision of complex systems, which includes the steps of detecting and communicating a deviation in the transcendental parameters of a system under supervision, where the detected deviation may be considered, according to a previous definition given by a specialist, as a high-risk deviation or a low-risk deviation, said classification of the deviations is provided by the specialist and depends on to the type of system and the programming of a table of parameters to be supervised provided by the supervision intelligent system.



(12)

SOLICITUD de PATENTE

(43) Fecha de publicación: 20/11/2014 (51) Int. Cl: A61B 5/0452 (2006.01)
(22) Fecha de presentación: 07/05/2013
(21) Número de solicitud: 2013005087

<p>(71) Solicitante: CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS DEL I. P. N.* Instituto Politécnico Nacional, 2508 07360 GUSTAVO A. MADERO Distrito Federal MX</p> <p>(72) Inventor(es): JOSÉ LUIS LEYVA MONTIEL Del Bosque, 1145 Zapopan Jalisco 45019 MX ABRAHAM ÁLVAREZ TORRES</p> <p>(74) Representante: LUIS ANTONIO CARREÑO SÁNCHEZ Instituto Politécnico Nacional, 2508 Edificio Administrativo 3er. piso, Subdirección de Vinculación Tecnológica GUSTAVO A. MADERO Distrito Federal 07360 MX</p>	
--	--

(54) Título: SISTEMA PARA MONITOREO Y REPRESENTACION DE PARAMETROS DE DESEMPEÑO CARDIACO EN CONDICIONES DE RUIDO ELECTRICO Y METODO PARA SU APLICACION.

(54) Title: SYSTEM FOR MONITORING AND DISPLAYING PARAMETERS OF CARDIAC PERFORMANCE IN CONDITIONS OF ELECTRIC NOISE AND METHOD FOR APPLYING SAME.

(57) Resumen

La presente invención se refiere a un sistema para monitoreo y representación de parámetros de desempeño cardíaco en condiciones de ruido eléctrico y a un método para su aplicación, sistema y método a partir de los cuales es posible procesar señales eléctricas provenientes del corazón, estimar la frecuencia y ritmos cardíacos, además de los intervalos de tiempo pq, qt y st, así como generar un patrón electrocardiográfico "ECP", siendo dicho patrón de máxima utilidad en el diagnóstico clínico de padecimientos del corazón en humanos, máxime cuando es posible consultarlo a través de dispositivos electrónicos tales como computadoras personales, servidores o teléfonos móviles.

(57) Abstract

The present invention refers to a system for monitoring and displaying parameters of cardiac performance in conditions of electric noise and a method for the application thereof; system and method useful for processing electrical signals resulting from the heart, estimating the heart frequencies and rhythms, as well as the intervals of time pq, qt and st, also generating an electrocardiographic ECP pattern, which is of maximum utility in the clinical diagnosis of heart diseases in humans, particularly when it is possible to be consulted through electronic devices such as personal computers, servers or mobile phones.



(12) **SOLICITUD de PATENTE**

(43) Fecha de publicación: 20/11/2014 (51) Int. Cl: H04M 3/42 (2006.01)
(22) Fecha de presentación: 07/05/2013
(21) Número de solicitud: 2013005088

(71) Solicitante:
**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS
AVANZADOS DEL I. P. N.***
Instituto Politécnico Nacional, 2508 07360 GUSTAVO
A. MADERO Distrito Federal MX

(72) Inventor(es):
JOSÉ LUIS LEYVA MONTIEL
Del Bosque, 1145 Zapopan Jalisco 45019 MX
ABRAHAM ÁLVAREZ TORRES
LUIS JESÚS CORONA MURGUIA
ARAM ABDIEL RUBIO JEREZ
MANUEL ARTURO GURROLA MORENO

(74) Representante:
LUIS ANTONIO CARREÑO SÁNCHEZ
Instituto Politécnico Nacional, 2508 Edificio
Administrativo, 3er. piso, Subdirección de
Vinculación Tecnológica GUSTAVO A. MADERO
Distrito Federal 07360 MX

(54) Título: **MÉTODO PARA EL MONITOREO DE SISTEMAS REMOTOS EN TIEMPO REAL APLICADO A PARTIR DE UN DISPOSITIVO ELECTRÓNICO INTELIGENTE DE SUPERVISIÓN REMOTA DE SISTEMAS COMPLEJOS.**

(54) Title: **METHOD FOR MONITORING REMOTE SYSTEMS IN REAL TIME APPLIED BY MEANS OF AN INTELLIGENT ELECTRONIC DEVICE FOR THE REMOTE SUPERVISION OF COMPLEX SYSTEMS.**

(57) Resumen

La presente invención se refiere a un método para el monitoreo de sistemas remotos en tiempo real aplicado a partir de un dispositivo electrónico inteligente de supervisión remota de sistemas complejos, que permite a un especialista establecer desde su equipo de computo o teléfono móvil enlaces de comunicación con un dispositivo electrónico inteligente de supervisión remota para acceder en tiempo real a la información que éste esta capturando y procesando.

(57) Abstract

The present invention refers to a method for monitoring remote systems in real time applied by means of an intelligent electronic device for the remote supervision of complex systems, which enables a specialist to establish, by means of a computer or mobile phone, communication links with an intelligent electronic device for the remote supervision so as to access in real time to the information that this latter device is capturing and processing.



(11) **MX 2013009229 A**

(12)

SOLICITUD de PATENTE

(43) Fecha de publicación: 17/02/2015 (51) Int. Cl: **A61B 5/02** (2006.01)
A61B 5/024 (2006.01)
(22) Fecha de presentación: 09/08/2013
(21) Número de solicitud: 2013009229

(71) Solicitante:
**CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS
AVANZADOS DEL I. P. N.
Instituto Politécnico Nacional, 2508 07360 GUSTAVO
A. MADERO Distrito Federal MX**

(72) Inventor(es):
**JOSÉ LUIS LEYVA MONTIEL
Del Bosque, 1141 Zapopan Jalisco 45019 MX
ABRAHAM ÁLVAREZ TORRES
FRANCISCO DANIEL GIL SÁNCHEZ
MIGUEL ÁNGEL RAMÍREZ GALLEGOS
DANIEL GIL CASTILLEJO
ADRIÁN GIL CASTILLEJO**

(74) Representante:
**LUIS ANTONIO CARREÑO SÁNCHEZ
Instituto Politécnico Nacional, 2508 Edificio
Administrativo, 3er. piso, Subdirección de
Vinculación Tecnológica GUSTAVO A. MADERO
Distrito Federal 07360 MX**

(54) Título: **SISTEMA PARA DETERMINAR LA ORIENTACION VECTORIAL ELECTRICA DEL CORAZON EN HUMANOS Y METODO PARA SU APLICACION.**

(54) Title: **SYSTEM FOR DETERMINING THE ELECTRIC VECTOR ORIENTATION OF THE HUMAN HEART AND METHOD FOR APPLYING THE SAME.**

(57) Resumen

La presente invención se refiere a un sistema para determinar la orientación vectorial eléctrica del corazón en humanos, de los del tipo que utilizan señales eléctricas capturadas en tres posiciones y generan un vectocardiograma útil en el diagnóstico de padecimientos del corazón, que se comprende de: un bloque de captación de señales eléctricas electrocardiográficas, a través del cual se reciben diversas señales eléctricas ortogonales del cuerpo de un ser humano en observación; un bloque de interfaz analógica en el cual se reciben y acondicionan las señales eléctricas electrocardiográficas provenientes del bloque de captación de señales; un bloque de procesamiento digital de señales en el cual se procesa la información enviada desde el bloque de interfaz analógica y se calcula con base en ella la magnitud y dirección de un vector cardíaco en tiempo real para un paciente en estudio; y un bloque de visualización a partir del cual se lleva a cabo el despliegue gráfico de unas imágenes producidas por el bloque de procesamiento digital de señales. Y también se refiere a un método para la aplicación de dicho sistema.

(57) Abstract

The present invention refers to a system for determining the electric vector orientation of the human heart, this system being of the type that uses electric signals captured in three positions, which generate a vectocardiogram useful in the diagnosis of heart diseases, which comprises: a block for capturing electrocardiographic electric signals through which different orthogonal electric signals of the human body are received; an analogue interface block for receiving and conditioning the electrocardiographic electric signals resulting from the block intended to capture the signals; a block for digitally processing the signals used for processing the information sent by the analogue interface block, this information being used for calculating the magnitude and the direction of a heart vector in real time in a patient being studied; and a



(11) **MX 2013011433 A**

(12)

SOLICITUD de PATENTE

(43) Fecha de publicación: 10/04/2015 (51) Int. Cl: H04W 28/00 (2009.01)
(22) Fecha de presentación: 02/10/2013
(21) Número de solicitud: 2013011433

(71) Solicitante: CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS DEL I. P. N. Instituto Politécnico Nacional, 2508 07360 GUSTAVO A. MADERO Distrito Federal MX	
(72) Inventor(es): José Luis LEYVA MONTIEL Del Bosque, 1145 Zapopan Jalisco 45019 MX Abraham ÁLVAREZ TORRES	
(74) Representante: Luis Antonio CARREÑO SÁNCHEZ Instituto Politécnico Nacional, 2508 Edificio Administrativo 3er. Piso-Subdirección de Vinculación Tecnológico Distrito Federal 07360 MX	

(54) Título: **DISPOSITIVO PARA COMPRIMIR Y EMPAQUETAR SEÑALES BIO-ELECTRICAS EN TIEMPO REAL Y METODO PARA SU APLICACION.**

(54) Title: **DEVICE FOR COMPRESSING AND PACKING BIO-ELECTRONIC SIGNALS IN REAL TIME AND METHOD FOR APPLYING THE SAME.**

(57) Resumen

La presente invención se refiere a un dispositivo para comprimir y empaquetar señales bio-eléctricas en tiempo real para su transporte en redes de datos y método para su aplicación, comprendiéndose el dispositivo de: un primer bloque de transmisión y un segundo bloque de recepción, en donde, el bloque de transmisión se define a partir de un circuito compresor de datos capaz de recibir datos a comprimir desde una pluralidad de fuentes electrónicas de información externas, o bien desde un dispositivo de control, y de un empaquetador de datos que recibe del circuito compresor una carga útil, y con ella forma paquetes de datos adecuados para transportar la información comprimida de forma eficiente y segura a través de redes de datos vía un dispositivo de transporte, en tanto que, el bloque de recepción se define a partir de: un circuito des-empaquetador que recibe paquetes de datos provenientes de una red de datos vía un dispositivo de transporte y que recupera la carga útil y los parámetros de transmisión contenidos en dichos paquetes de datos recibidos, y de un descompresor de datos que recibe la carga útil del circuito des-empaquetador y la envía hacia una pluralidad de dispositivos de procesamiento o un dispositivo de control para su respectivo procesamiento.

(57) Abstract

The present invention refers to a device for compressing and packing bio-electric signals in real time for being transported in data networks and method for applying same, the device comprises: a first transmission block and a second reception block, where, the transmission block is formed by a data compressor circuit able to receive data, to be compressed, from a plurality of external sources of electronic information, or from a control device; and a data pack manager that receives a useful load from the compressor circuit, which is used for forming data packs suitable to transport the compressed information in an efficient a safe manner through data networks via a transport device, while the reception block is formed by: an unpacking circuit for receiving data packs resulting from a data network via a transport device, which recovers the useful load and the transmission parameters contained in said received data packs; and a data decompressor, which receives the useful load from the unpacking circuit and sends it to a plurality of processing devices or a control device for being respectively processed.




INSTITUTO MEXICANO DE LA PROPIEDAD INDUSTRIAL
 Dirección Divisonal de Patentes

Solicitud de Patente
 Solicitud de Registro de Modelo de Utilidad

Solicitud de Registro de Diseño Industrial, especifique cual:
 Modelo Industrial Dibujo Industrial

Uso exclusivo Delegaciones y Subdelegaciones de la Secretaría de Economía y Oficinas Regionales del IMPI.
 Sello
 Folio de entrada
 Fecha y hora de recepción

Solicitud Expediente: **MX/a/2014/006609**
 Fecha: 16/JUL/2014 Hora: 11:50:56
 Folio: **MX/E/2014/049380** 887176



Antes de llenar la forma lee las consideraciones generales al reverso

I DATOS DEL (DE LOS) SOLICITANTE(S)

El solicitante es el inventor El solicitante es el causahabiente

1) Nombre (s). Solicitante 1: Centro de Investigación y de Estudios Avanzados del I. P. N., Solicitante 2: DGIL CONSULTORES S. DE R.L. DE C.V.
 2) Nacionalidad (es): Solicitante 1: Mexicana, Solicitante 2: Mexicana
 3) Domicilio, calle, número, colonia y código postal: Solicitante 1: Instituto Politécnico Nacional, 2508, San Pedro Zacatenco, 07360, Solicitante 2: Pablo Neruda, 3265-21, Providencia, 44360
 Población, Estado y País: Solicitante 1: Gustavo A. Madero, Distrito Federal, México, Solicitante 2: Guadalajara, Jalisco, México
 4) Teléfono (clave): 5) Fax (clave):

II DATOS DEL (DE LOS) INVENTOR(ES)

6) Nombre (s): Inventor 1: José Luis Leyva Montiel, Inventor 2: Francisco Daniel Gil Sánchez, Inventor 3: Manuel Arturo Currola Moreno, Inventor 4: Daniel Gil Castillejo, Inventor 5: Adrián Gil Castillejo
 7) Nacionalidad (es): Inventor 1: Mexicana, Inventor 2: Mexicana, Inventor 3: Mexicana, Inventor 4: Mexicana, Inventor 5: Mexicana
 8) Domicilio, calle, número, colonia y código postal: Inventor 1: Del Bosque, 1145, El Bajío, 45019, Inventor 2: Pablo Neruda, 3265-21, Providencia, 44360, Inventor 3: Del Bosque, 1141, El Bajío, 45019, Inventor 4: Del Bosque, 1141, El Bajío, 45019, Inventor 5: Pablo Neruda, 3265-21, Providencia, 44360
 Población, Estado y País: Inventor 1: Zapopan, Jalisco, México, Inventor 2: Guadalajara, Jalisco, México, Inventor 3: Zapopan, Jalisco, México, Inventor 4: Zapopan, Jalisco, México, Inventor 5: Guadalajara, Jalisco, México
 9) Teléfono (clave): 10) Fax (clave):

III DATOS DEL (DE LOS) APODERADO(S)

11) Nombre (s): Luis Antonio Carreño Sánchez. 12) R G P: DDAJ-13947
 13) Domicilio, calle, número, colonia y código postal: Instituto Politécnico Nacional, 2508 Edificio Administrativo, 3er. piso, Subdirección de Vinculación Tecnológica, San Pedro Zacatenco, 07360.
 Población, Estado y País: México, D.F. 14) Teléfono (clave): 57473800 ext. 1731, 1734 15) Fax (clave): 57473907
 16) Personas Autorizadas para oír y recibir notificaciones: David Toribio Espinosa, Marcela González Riquelme.

17) Denominación o Título de la Invención:
 Dispositivo electrónico para registro y estadificación de la disfunción endotelial y método para su aplicación

18) Fecha de divulgación previa: Día Mes Año 19) Clasificación Internacional uso exclusivo del IMPI
 20) Divisional de la solicitud: Número Figura jurídica 21) Fecha de presentación: Día Mes Año
 22) Prioridad Reclamada: País Fecha de presentación: Día Mes Año No. de serie

Lista de verificación (uso interno)

No. Hojas		No. Hojas	
<input checked="" type="checkbox"/>	1 Comprobante de pago de la tarifa	<input checked="" type="checkbox"/>	6 Documento de cesión de derechos
<input checked="" type="checkbox"/>	23 Descripción y reivindicación (es) de la invención		Constancia de depósito de material biológico
<input checked="" type="checkbox"/>	6 Dibujo (s) en su caso		Documento (s) comprobatorio(s) de divulgación previa
<input checked="" type="checkbox"/>	1 Resumen de la descripción de la invención		Documento (s) de prioridad
<input checked="" type="checkbox"/>	2 Documento que acredita la personalidad del apoderado		Traducción
			39 TOTAL DE HOJAS

Observaciones:
 Bajo protesta de decir verdad, manifiesto que los datos asentados en esta solicitud son ciertos.


 LUIS ANTONIO CARREÑO SÁNCHEZ
 Nombre y firma del solicitante o su apoderado

México, D.F., a 15 de julio de 2014
 Lugar y fecha



**TÍTULO DE REGISTRO
DE DISEÑO INDUSTRIAL NO. 43474**

Titular(es): CENTRO DE INVESTIGACIÓN Y DE ESTUDIOS AVANZADOS DEL I.P.N.
Domicilio: Instituto Politécnico Nacional, 2508, San Pedro Zacatenco, 07360, Distrito Federal, MÉXICO
Denominación: MODELO INDUSTRIAL DE CARCASA PARA DISPOSITIVO ELECTRÓNICO CON APLICACIONES DE SUSPERVISIÓN Y DIAGNÓSTICO DE SISTEMAS COMPLEJOS A DISTANCIA.
Clasificación: 14-01
Inventor(es): ARAM ABDIEL RUBIO JEREZ; JOSÉ LUIS LEYVA MONTIEL; ABRAHAM ÁLVAREZ TORRES

SOLICITUD

Número: MX/f/2013/002086
Fecha de presentación: 17 de julio de 2013
Hora: 16:34

PRIORIDAD

País: **Fecha:** **Número:**

Vigencia: Quince años

Fecha de Vencimiento: 17 de julio de 2028

El registro de referencia se otorga con fundamento en los artículos 1º, 2º fracción V, 6º fracción III, y 59 de la Ley de la Propiedad Industrial.

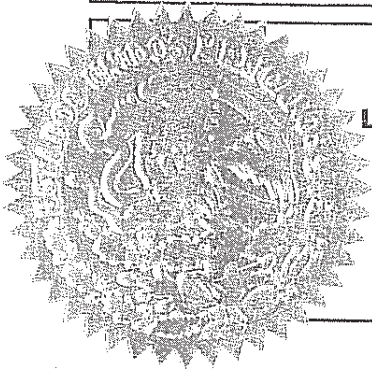
De conformidad con el artículo 36 de la Ley de la Propiedad Industrial, el presente registro tiene una vigencia de quince años improrrogables, contada a partir de la fecha de presentación de la solicitud y estará sujeta al pago de la tarifa para mantener vigentes los derechos.

Quien suscribe el presente título lo hace con fundamento en lo dispuesto por los artículos 6º fracciones III y 7º bis 2 de la Ley de la Propiedad Industrial (Diario Oficial de la Federación (D.O.F.) 27/06/1991, reformada el 02/08/1994, 25/10/1996, 26/12/1997, 17/05/1999, 26/01/2004, 16/06/2005, 25/01/2006, 06/05/2009, 06/01/2010, 18/06/2010, 28/06/2010, 27/01/2012 y 09/04/2012); artículos 1º, 3º fracción V inciso a), 4º y 12º fracciones I y III del Reglamento del Instituto Mexicano de la Propiedad Industrial (D.O.F. 14/12/1999, reformado el 01/07/2002, 15/07/2004, 28/07/2004 y 7/09/2007); artículos 1º, 3º, 4º, 5º fracción V inciso a), 16 fracciones I y III y 30 del Estatuto Orgánico del Instituto Mexicano de la Propiedad Industrial (D.O.F. 27/12/1999, reformado el 10/10/2002, 29/07/2004, 04/08/2004 y 13/09/2007); 1º, 3º y 5º inciso a) del Acuerdo que delega facultades en los Directores Generales Adjuntos, Coordinador, Directores Divisionales, Titulares de las Oficinas Regionales, Subdirectores Divisionales, Coordinadores Departamentales y otros subalternos del Instituto Mexicano de la Propiedad Industrial. (D.O.F. 15/12/1999, reformado el 04/02/2000, 29/07/2004, 04/08/2004 y 13/09/2007).

Fecha de expedición: 13 de febrero de 2015

LA DIRECTORA DIVISIONAL DE PATENTES

NAHANNY CANAL REYES



7. Reporte Técnico

Profesor	Fecha	Nombre del reporte	Dependencia	Estudiante
LEYVA MONTIEL JOSE LUIS	30/08/2013	Centro Certificado de Entrenamiento de INFOTEC en la Zona Metropolitana de Guadalajara	INFOTEC	
LEYVA MONTIEL JOSE LUIS	19/06/2013	Heart monitor Product overview	IMAGEN DIAGNÓSTICA SIGLO XXI, S.A DE C.V.	
LEYVA MONTIEL JOSE LUIS	08/11/2014	H-MONITOR HEART PARAMETER CALCULATIONS TECHNICAL DESIGN SPECIFICATION	IMAGEN DIAGNÓSTICA SIGLO XXI S.A. DE C.V.	
LEYVA MONTIEL JOSE LUIS	02/12/2013	Project Opportunities for HECO2 Program	CONTINENTAL AUTOMOTIVE GUADALAJARA S.A. DE C.V.	
LEYVA MONTIEL JOSE LUIS	04/04/2014	PROYECTO 1D ECG , ARQUITECTURA	IMAGEN DIAGNÓSTICA SIGLO XXI S.A. DE C.V.	
LEYVA MONTIEL JOSE LUIS	08/04/2014	PROYECTO 1D ECG INTERFACE DE USUARIO PARA PC	IMAGEN DIAGNÓSTICA SIGLO XXI S.A. DE C.V.	
LEYVA MONTIEL JOSE LUIS	24/10/2013	Proyecto 1d ECG Propuesta Técnica	IMAGEN DIAGNÓSTICA SIGLO XXI, S.A DE C.V.	
LEYVA MONTIEL JOSE LUIS	04/04/2014	Proyecto 1d ECG Requerimientos	IMAGEN DIAGNÓSTICA SIGLO XXI, S.A DE C.V.	
DEL VALLE PADILLA JUAN LUIS	10/05/2014	Simulación de una Sinapsis integradora de par diferencial		
LEYVA MONTIEL JOSE LUIS	19/11/2015	THE COMMUNICATION PROTOCOL OF THE NERVOUS SYSTEM	CINVESTAV	
LEYVA MONTIEL JOSE LUIS	31/05/2014	VitalSys Heart parameter calculations Code	IMAGEN DIAGNÓSTICA SIGLO XXI, S.A DE C.V.	
LEYVA MONTIEL JOSE LUIS	11/06/2013	VitalSys Heart parameter calculations, Technical Design Specification	IMAGEN DIAGNÓSTICA SIGLO XXI, S.A DE C.V.	



Centro Certificado de Entrenamiento en Guadalajara

CCEI Propuesta Operativa

Lista de Distribución

INFOTEC

- Sergio Carrera
- Carlos Téllez

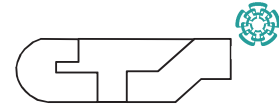
CCEI

Centro Certificado de Entrenamiento de INFOTEC en la zona metropolitana de Guadalajara
Reporte Final

Autor: Luis Leyva
Reno pte. 3566-13
Cd. Bugambillas
Zapopan, Jalisco C.P. 45238
México
Tel. 011 52 33 36846543
luis.leyva2013@gmail.com
Fecha: Agosto 30, 2013
Version: 1.0

Tabla de Contenidos

1	Introducción	4
1.1	Propósito del documento	4
1.2	Plan de trabajo	4
1.3	Referencias	5
1.4	Glosario de términos	5
2	Definición del proyecto	6
3	Requerimientos del proyecto	7
3.1	Requerimientos básicos	7
3.2	Requerimientos de infraestructura.....	7
3.3	Tópicos de entrenamiento	8
4	Actividades pre-operativas	9
4.1	Calendario de trabajo de las actividades pre-operativas	10
5	Estructura organizacional	11
6	Responsabilidades del personal del CCEI	12
6.1	Director	12
6.2	Coordinador Académico	13
6.3	Administrador del sistema	14
6.4	Profesor/Instructor	14
7	Dimensionamiento de las instalaciones	15
7.1	Instalaciones.....	15
8	Costo de la operación de los primeros 14 meses	16
8.1	Renta del local	16
8.2	Costo de mobiliario	16
8.3	Costo de equipo de cómputo.....	16
8.4	Costo de equipo de laboratorio.....	16
8.5	Costo de Sw y Hw especializado.....	17
8.6	Costo de servicios generales.....	17
8.7	Costo de materiales y suministros.....	17
8.8	Costo de nómina	18
8.8.1	Nómina del personal del CCEI	18
8.8.2	Nómina del personal académico	18
9	Calendario de presupuesto	19
10	Calendario de trabajo para la creación del CCEI	20
11	Diagrama de Gantt	23
12	Organización y definición de responsabilidades del personal operativo del proyecto	25



Distribution List

Tecnos 2013

-

Heart monitor Product overview

Originator: Luis Leyva
Cinvestav Unidad Guadalajara
Av. Científica 1145
Zapopan Jalisco
México
Tel. 011 52 33 3770 3700
Fax. 011 52 33 3770 3779
luis.leyva@cts-design.com
Date: June 19, 2013
Issue: 1.1



Table of contents

1	Introduction	4
1.1	Audience	4
1.2	Purpose of the document.....	4
2	<i>Heart-monitor</i> infrastructure.....	5
3	<i>Heart monitor</i> communication infrastructure	6
3.1	Bluetooth connection with a personal computer	6
3.2	Bluetooth connection with a smart-phones	6
3.3	USB connection with a personal computer	6
3.4	GSM/GPRS connections with remote computerized devices	7
4	User interfaces.....	8
4.1	User interface for personal computers	8
4.2	User interface for smart-phones	9
5	Applications	10
6	Market.....	10



Project Opportunities for HECO2 Program

Program Name: Maya program

From: CTS, Cinvestav Guadalajara

To: Continental Automotive Guadalajara S.A. de C.V.

Prepared By

Document Owner(s)	Project/Organization Role
Luis Leyva	Scientific Counselor Coordinator

Project Charter Version Control

Version	Date	Author	Change Description
1	26/Nov/13	Luis Leyva	Initial draft
2	2/Dec/13	Luis Leyva	HECO2 project schedule added HECO2 project costs added HECO2 project deliverables added



Table of Contents

1. Introduction.....	3
1.1 Audience	3
1.2 Documents of reference.....	3
1.3 Glossary of terms.....	3
2. Continental's HECO2 Program overview.....	5
2.1 Opportunities identified by Continental to achieve the goal.....	5
2.2 Some other parameters	6
3. Project opportunities and expertise required	7
4. Project schedule.....	9
5. Project costs.....	11
6. Deliverables.....	13
7. Project organization chart.....	14
8. Appendix A.....	17



Lista de distribución

Cinvestav

- Abraham Álvarez
- Miguel A. Ramírez

Imagen Diagnostica Siglo XXI

- René Anguiano

Hospital Civil M. H.

- J. Manuel Ramírez.

Proyecto 1d ECG
Arquitectura

Editor: Luis Leyva
Centro de Tecnología de Semiconductores
Av. del Bosque 1145
Col. El Bajío
Zapopan, Jalisco C.P. 45019
México
Tel. 011 52 33 3777 3600
Fax. 011 52 33 3777 3609
luis.leyva@cts-design.com

Fecha: Abril 4, 2014
Versión: 1.0



Índice

1	Introducción	4
2	Documentos de referencia.....	4
3	Glosario de términos.....	4
4	Arquitectura de Hw del dispositivo 1D ECG	5
5	Firmware del dispositivo 1D ECG	6
5.1	Programación de parámetros de identificación del dispositivo 1D ECG	6
5.2	Rutina de inicialización del 1D ECG	6
5.3	Configurar el 1D ECG a una red Wi-Fi.....	7
5.4	Conexión automática del 1D ECG a una red Wi-Fi conocida	7
5.5	Aceptar conexión con una computadora huésped	7
5.6	Programación del factor de amplificación para la captura de un ECG (Wi-Fi).....	7
5.7	Programación del factor del paso de muestreo para la captura de un ECG (Wi-Fi)	7
5.8	Programación del factor de amplificación para la captura de un ECG (Holter).....	8
5.9	Programación del factor del paso de muestreo para la captura de un ECG (Holter)	8
5.10	Programación del nombre del paciente (Holter)	8
5.11	Programación del LED.....	8
5.12	Activación del zumbador	8
5.13	Captura de un ECG	9
5.14	Captura de un ECG en modo Holter	10
6	Organización del proyecto	11



Lista de distribución

Cinvestav

- Abraham Álvarez
- Miguel A. Ramírez

Imagen Diagnostica Siglo XXI

- René Anguiano

Proyecto 1d ECG
Interface de Usuario para PC

Editor: Luis Leyva
Centro de Tecnología de Semiconductores
Av. del Bosque 1145
Col. El Bajío
Zapopan, Jalisco C.P. 45019
México
Tel. 011 52 33 3777 3600
Fax. 011 52 33 3777 3609
luis.leyva@cts-design.com

Fecha: Abril 8, 2014

Versión: 1.0



Índice

1	Introducción	4
1.1	Documentos de referencia	4
1.2	Glosario de términos	4
2	Interface de usuario 1d ECG	5
2.1	Introducción	¡Error! Marcador no definido.
2.2	Icono de inicio	6
2.3	Menú principal	10
2.4	Wi-Fi	12
2.4.1	Procedimiento	13
2.5	Nuevo ECG	15
2.5.1	Procedimiento	16
2.6	Revisar ECG	21
2.6.1	Procedimiento	22
2.7	Modo Holter	24
2.7.1	Procedimiento	25
2.8	Descargar datos	28
2.8.1	Procedimiento	29
3	Organización del proyecto	31



Lista de distribución

Cinvestav

- Abraham Álvarez

Imagen Diagnostica Siglo XXI

- René Anguiano

Proyecto 1d ECG
Propuesta Técnica

Editor: Luis Leyva
Centro de Tecnología de Semiconductores
Av. del Bosque 1145
Col. El Bajío
Zapopan, Jalisco C.P. 45019
México
Tel. 011 52 33 3777 3600
Fax. 011 52 33 3777 3609
luis.leyva@cts-design.com

Fecha: Octubre 24, 2013

Versión: 1.0



Índice

1	Introducción	4
2	Documentos de referencia.....	4
3	Glosario de términos.....	4
4	Plan del proyecto	5
5	Requerimientos.....	6
5.1	Seguridad.....	6
5.2	Sistema electrónico.....	6
5.3	Software embebido	6
5.4	Interface de usuario	7
5.5	Diseño físico	7
5.6	Costeo.....	7
5.7	Pruebas de campo.....	7
5.8	Certificaciones	7
6	Arquitectura de Hardware del sistema 1d ECG	10
6.1	Interface analógica a digital	10
6.2	Microcontrolador	10
6.3	Módulo BlueTooth.....	11
6.4	Memoria extraíble tipo Flash.....	11
6.5	Acelerómetro.....	11
6.6	Buzzer.....	11
6.7	LED multicolor.....	11
6.8	Batería	11
7	Arquitectura de Software 1d ECG.....	12
7.1	Interface de usuario	12
7.1.1	Captura de un nuevo electrocardiograma	13
7.1.2	Revisar un electrocardiograma existente	18
7.1.3	Modo Holter.....	23
8	Calendario de trabajo	25
9	Equipo de trabajo.....	29
10	Costo del proyecto.....	30
10.1	Costo de ingeniería de Cinvestav	30
10.2	Costo del personal del IDSXXI.....	30
10.3	Costo del personal del Hospital Civil Miguel Hidalgo	31
10.4	Viajes requeridos durante la ejecución del proyecto.....	31
10.5	Costo de materiales para prototipos	31
10.6	Costo de software especializado	32
10.7	Costo total.....	32
11	Entregables.....	33
12	Organización del proyecto	34



Lista de distribución

Cinvestav

- Abraham Álvarez
- Miguel A. Ramírez

Imagen Diagnostica Siglo XXI

- René Anguiano

Hospital Civil M. H.

- J. Manuel Ramírez.

Proyecto 1d ECG
Requerimientos

Editor: Luis Leyva
Centro de Tecnología de Semiconductores
Av. del Bosque 1145
Col. El Bajío
Zapopan, Jalisco C.P. 45019
México
Tel. 011 52 33 3777 3600
Fax. 011 52 33 3777 3609
luis.leyva@cts-design.com
Fecha: Abril 4, 2014
Versión: 1.0



Índice

1	Introducción	4
2	Documentos de referencia.....	4
3	Glosario de términos.....	4
4	Requerimientos.....	5
4.1	Generales	5
4.2	Dispositivo electrónico 1d ECG.....	6
4.3	Computadora huésped	9
4.4	Software de aplicación.....	10
4.5	Características físicas.....	12
4.6	Requerimientos de seguridad	14
4.7	Pruebas de campo.....	14
4.8	Costeo.....	17
4.9	Certificaciones	16
5	Organización del proyecto	18

The communication protocol of the nervous system

Luis Leyva, Bruno Escalante, Oralia Nolasco, Joel Sánchez, Abraham Álvarez
 Centro de investigación y de estudios avanzados del I.P.N.

1. Abstract

The nervous system (NS)¹ is a complex communication network that transports vital information required by biological systems to support life and awareness. From the engineering point of view, as any other communication system, the NS shall comply with a set of communication standards & protocols in order to establish proper connections among users i.e. neurons, motors & sensors. In this report we present the results obtained from the experiments carried out on femoral nerves on rats.

Introduction

Electronic machines and human organisms have a remarkable functional resemblance. Engineers have reproduced, consciously or unconsciously, in their designs a functional architecture very similar to that found in human organisms. This is perhaps because of our need to interact with machines in an easy manner and in equality of terms.

Following this thought, we consider that the big complex communication networks built by humans resemble somehow to nervous system. Say for example, the internet network which interconnects more than 15,000 million of users (computerized devices), it looks more and more to the nervous system which interconnects more that 100,000 million of users (neurons, sensors and motors).



Figure 1. Internet data network

¹ In this discussion, Nervous System means all the biological infrastructure; the central nervous system, the retina and the peripheral nervous system

However, in order to establish correct fully functional communication connections between parties in data networks, humans have invented a set of communication standards and protocols that every computerized apparatus must comply for being attached to the network and could establish fruitful data connections, see Figure 1.

We believe that just like the electronic data networks, the NS must also comply with a set of communication standards and protocols to establish correct fully functional communication connections among its users. Those standards and protocols were stated by Nature millions of years ago and improved by the Evolution Process, see Figure 2.

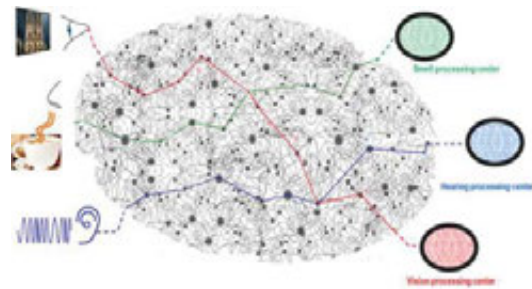
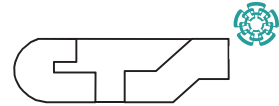


Figure 2. CNS data network

2. Background

Electronic networks are optimized to transport packets of data. Data packets are self-contained independent data entities with a well-defined structure. They have a data field called "header" which contains, among other information, the recipient address required to route the packet to destination. They have a data field called "payload" which carries the information to be delivered. And finally, they have a data field called "error detection" which is used to discern transmission errors.



Distribution List

Cinvestav

- Abraham Álvarez
- Arturo Gurrola

VitalSys
Heart parameter calculations
Code

Editor: Luis Leyva
Cinvestav Unidad Guadalajara
Av. Científica 1145
Zapopan Jalisco C.P. 45015
México
Tel. + 52 33 3777 3600
Fax. + 52 33 3777 3609
luis.leyva@cts-design.com

Date: May 31, 2013
Issue: 2.0

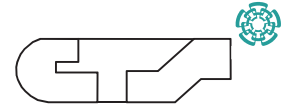
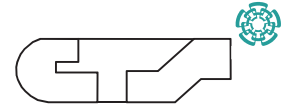


Table of contents

1. Introduction	4
1.1. Document Purpose and Scope	4
1.2. Audience.....	4
1.3. Glossary of terms.....	4
2. Code.....	5
2.1. Code Architecture	5
2.2. Autocalibration	6
2.3. Real time heart rate computing.....	8
2.4. Heart stops beating computing	10
2.5. Heart rate, missing beats & standard deviation in a 10 seconds window	11
2.6. 10 sec average PQRST vector creation	12
2.7. P, & T centers estimation.....	14
2.8. Signal base line correction.....	16
2.9. P parameters computing.....	17
2.10. R parameters computing	19
2.11. T parameters computing	21
2.12. Q parameter computing	23
2.13. S parameter & Vj computing.....	25



Distribution List

Cinvestav

- Abraham Álvarez
- Arturo Gurrola

VitalSys
Heart parameter calculations
Technical Design Specification

Editor: Luis Leyva
Cinvestav Unidad Guadalajara
Av. Científica 1145
Zapopan Jalisco C.P. 45015
México
Tel. + 52 33 3777 3600
Fax. + 52 33 3777 3609
luis.leyva@cts-design.com

Date: January 11, 2013
Issue: 2.0

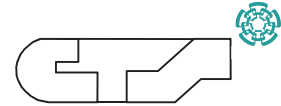


Table of contents

1. Introduction	4
1.1. Document Purpose and Scope	4
1.2. Audience.....	4
1.3. Glossary of terms.....	4
2. ECG measurements.....	5
3. Gold pattern	6
4. Parameter computing.....	7
4.1. Firmware architecture	7
5. Firmware algorithms.....	8
5.1. Signals to process	8
5.2. Autocalibration (performed every time the system is turned on).....	9
5.3. Heart rate (computed at every sample)	10
5.4. Heart stops beating (computed at every sample)	11
5.5. 10 sec HR average	12
5.6. Computing the missing beats in 10 seconds period	13
5.7. Computing the HR standard deviation in 10 seconds.....	14
5.8. Construction of a PQRST sequence from 10 sec of signal.....	15
5.9. P & T waves centers computation	16
5.10. Baseline correction	18
5.11. P start & end computation	19
5.12. R start & end computation	20
5.13. T wave parameters computation.....	21
5.14. Q start computation	22
5.15. S wave end.....	23
6. Diseases	24
7. Real time parameters computing	28

8. Participación de congresos

Profesor	Año	Nombre del trabajo	Presentado o publicado en	País	Estudiante
LEYVA MONTIEL JOSE LUIS	2014	CREATIVIDAD	Congreso Nacional de Ingeniería Electrónica e Industrial	MÉXICO	
LEYVA MONTIEL JOSE LUIS	2014	EXPLORING THE COMMUNICATION PROTOCOL OF THE CENTRAL NERVOUS SYSTEM	XIX Congreso de la Alta Tecnología, Puerto Vallarta, 1 de agosto de 2014	MÉXICO	
LEYVA MONTIEL JOSE LUIS	2013	VOLTAGE REGULATION IN A PERMANENT MAGNET SYNCHRONOUS GENERATOR UNDER MACHINE GEOMETRIC PARAMETERS MODIFICATIONS	IATED INTERNATIONAL CONFERENCE ON POWER AND ENERGY	UNITED STATES	
LOO YAU JOSÉ RAÚL	2017	¿Nueva Formulación Teórica para la Obtención de la Impedancia de Carga de un Amplificador de Potencia Clase-J	1er Coloquio en Electrónica Analógica y Digital	MÉXICO	
LOO YAU JOSÉ RAÚL	2016	A compact and reliable methodology to design oscillator at S-band frequencies suitable for satellites communications systems	67th International Astronautical Congress (IAC)	MÉXICO	
LOO YAU JOSÉ RAÚL	2014	A DIGITAL PREDISTORTION TECHNIQUE BASED ON A NARX NETWORK TO LINEARIZE GAN CLASS F POWER AMPLIFIERS	IEEE 57th International Midwest Symposium on Circuit and Systems	UNITED STATES OF AMERICA	<i>Lina aguilar, alberto garcia</i>
LOO YAU JOSÉ RAÚL	2015	A New Method for Extracting Ri and Rgd of the Intrinsic Transistor Model of GaN HEMT Based on Extrema Points of Intrinsic Y-Parameters	IEEE International Microwave Symposium	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2015	A new model for non-uniform transmission lines	12th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE)	MÉXICO	<i>David Martinez</i>
LOO YAU JOSÉ RAÚL	2016	A novel configurable FPGA architecture for hardware implementation of multilayer feedforward neural networks suitable for digital pre-distortion technique	46th European Microwave Conference	UNITED KINGDOM	<i>J Renteria, C Perez</i>
LOO YAU JOSÉ RAÚL	2013	A SIMPLE PROCEDURE TO SYNTHESIZE INPUT AND OUTPUT MATCHING NETWORKS WITH SHORT STUB FOR CLASS F-1 PAS	IEEE 56th International Midwest Symposium on Circuits and Systems (MWSCAS), Columbus,	UNITED STATES	<i>Alberto García , L. Ilich Guerrero</i>
LOO YAU JOSÉ RAÚL	2016	Calibration of a real time load-pull system using the generalized theory of the TRM technique	87th ARFTG Measurement Conference (ARFTG)	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2017	Diseño de una Red Neuronal Configurable y Matriz Hk para Implementación de Filtro de Kalman Extendido en FPGA	1er Coloquio en Electrónica Analógica y Digital	MÉXICO	
LOO YAU JOSÉ RAÚL	2015	Experimental Study of the Capabilities of the Real Valued NARX Neural Network for Behavioral Modeling of Multi-Standard RF Power Amplifier	IEEE International Microwave Symposium	UNITED STATES OF AMERICA	<i>Lina Aguilar</i>
LOO YAU JOSÉ RAÚL	2017	Extraction of the high frequency small signal electrical equivalent circuit of high voltage CMOS FET	47th Europe Microwave Conference	GERMANY	
LOO YAU JOSÉ RAÚL	2014	FPGA Implementation of a NARX network for modeling nonlinear systems	19th Iberoamerican Congress on Pattern Recognition	MÉXICO	<i>J. Renteria, Aguilar Lobo</i>
LOO YAU JOSÉ RAÚL	2017	Identificación de los Coeficientes de la Series de Volterra y la Series Polinomial con Memoria de Tiempo	1er Coloquio en Electrónica Analógica y Digital	MÉXICO	

Profesor	Año	Nombre del trabajo	Presentado o publicado en	País	Estudiante
		Disrteo Basados en los Algoritmos RLS, LMS, Filtro de Kalman y Pseudo Inversa para el Modelado Comportamental de Amplificadores de Potencia de RF			
LOO YAU JOSÉ RAÚL	2014	IMPLEMENTATION OF A NARX NEURAL NETWORK IN A FPGA FOR MODELING THE INVERSE CHARACTERISTICS OF POWER AMPLIFIERS	IEEE 57th International Midwest Symposium on Circuit and Systems	UNITED STATES OF AMERICA	<i>Juan Renteria Lina Aguilar</i>
LOO YAU JOSÉ RAÚL	2016	Improved envelope load pull system for high power transistors characterization	IEEE MTT-S Latin America Microwave Conference	MÉXICO	<i>J Urbina</i>
LOO YAU JOSÉ RAÚL	2014	LA NUEVA TENDENCIA EN LA CARACTERIZACIÓN DE DISPOSITIVO NO LINEALES DE RF	XXXIV Convención de Centro América y Panamá CONCAPAN	PANAMA	
LOO YAU JOSÉ RAÚL	2014	LZZM: An extension of the theory of the LZZ calibration technique	84th Automatic Radio Frequency Conference	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2017	Metodología para el Desarrollo del Modelo Empírico No-Lineal para el Transistor Empaquetado GaN HEMT CGH40010	1er Coloquio en Electrónica Analógica y Digital	MÉXICO	
LOO YAU JOSÉ RAÚL	2014	MICROWAVE RESEARCH COLLABORATION BETWEEN CINVESTAV-GDL AND CICESE, TWO RESEARCH CENTER IN MEXICO	IEEE International Microwave Symposium	UNITED STATES	
LOO YAU JOSÉ RAÚL	2014	Modelado de las capacitancias parásitas en los transistores FET de Nitruro de Galio	XXXIV Convención de Centro América y Panamá CONCAPAN	PANAMA	
LOO YAU JOSÉ RAÚL	2013	On the determination of neural network based nonlinear constitutive relations for quasi-static GaN FET models	82nd Automatic Radio Frequency Conference	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2015	On the implementation of the LZZ calibration technique in the S-parameters measurement of devices mounted in test fixtures	85th Automatic Microwave Measurement Conference	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2016	Second harmonic suppression band-pass filter based on a Modified 1st order microstrip coupled line	IEEE MTT-S Latin America Microwave Conference	MÉXICO	<i>J Urbina</i>
LOO YAU JOSÉ RAÚL	2015	The Impact of the Lines Used in the TRL Calibration on the Load-Pull Characterization of Power Transistors	86th Automatic Microwave Measurement Conference (ARFTG)	UNITED STATES OF AMERICA	
LOO YAU JOSÉ RAÚL	2014	X-Parameters: The new tendency in the characterization of nonlinear RF devices	XXXIV Convención de Centro América y Panamá CONCAPAN	PANAMA	<i>Jl Urbina, U. Mlagon</i>
ORTEGA CISNEROS SUSANA	2014	A DIGITAL PREDISTORTION TECHNIQUE BASED ON A NARX NETWORK TO LINEARIZE GAN CLASS F POWER AMPLIFIERS	IEEE 57th International Midwest Symposium on Circuits and Systems (MWSCAS). ISBN: 978-1-4 799-4133-9	UNITED STATES	<i>Aguilar Lobo, Alberto García</i>
ORTEGA CISNEROS SUSANA	2014	ACELERADOR RECONFIGURABLE PARA PROCESAMIENTO DE ALGORITMOS EN PARALELO.	XIV Jornadas de Computación Reconfigurable y Aplicaciones (JCRA 2014).ISBN:978-84-697-0971-9.	SPAIN	
ORTEGA CISNEROS SUSANA	2013	ANALYSIS, OPTIMIZATION AND SIMULATION USING ANSYS WORKBENCH OF A CAPACITIVE MEMS MICROPHONE WITH SURFACE MICROMACHINING TECHNOLOGY	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MEXICO	
ORTEGA CISNEROS SUSANA	2013	ARQUITECTURA DUAL CORE EMPLEANDO MICROBLAZE PARA EL	IX Semana Nacional de Ingeniería Electronica	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	CHARACTERIZATION TECHNIQUE TO IMPLEMENT SELF-TIMED CELLS FOR VLSI DESIGN BLOCKS. ISBN:978-84-	11th International Conference on Electrical Engineering, Computing Science and	MÉXICO	

Profesor	Año	Nombre del trabajo	Presentado o publicado en	País	Estudiante
		697-0971-9	Automatic Control (CCE). ISBN: 978-1-4799-6230-3		
ORTEGA CISNEROS SUSANA	2013	DESIGN AND IMPLEMENTATION OF A DELTA TYPE PARALLEL ROBOT	IEEE-CinvesROB 2013. 1ER. Robotic Workshop.	MÉXICO	
ORTEGA CISNEROS SUSANA	2013	DISEÑO E IMPLEMENTACIÓN DE UNA TARJETA DE EVALUACIÓN PEDAGÓGICA PARA DISPOSITIVOS RECONFIGURABLES	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	DISEÑO E IMPLEMENTACIÓN DE INSTRUMENTACIÓN PARA LABORATORIO DE USO PEDAGÓGICO.	XXIX Congreso de Instrumentacion (SOMI)	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	DISEÑO E IMPLEMENTACIÓN EN FPGA DE UNA UNIDAD DE CÁLCULO PARA POSICIONAMIENTO ANGULAR DE UN UAV (QUADCOPTER).	XIV Jornadas de Computación Reconfigurable y Aplicaciones (JCRA 2014). ISBN: 978-84-697-0971-9	SPAIN	
ORTEGA CISNEROS SUSANA	2013	DISEÑO Y ANALISIS DE MICROFONOS MEMS CAPACITIVOS CON DIAFRAGMAS SOPORTADOS POR RESORTES	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MÉXICO	
ORTEGA CISNEROS SUSANA	2013	EVENT-BASED IMAGE PROCESSING USING A NEUROMORPHIC VISION SENSOR	Power, Electronics and Computing (ROPEC), 2013 IEEE International Autumn Meeting	MÉXICO	
ORTEGA CISNEROS SUSANA	2013	FPGA ELECTRONIC BOARD AND TEST BENCH FOR UNMANNED AERIAL VEHICLES	1er. Congreso Internacional y 3er. Congreso Nacional de Ciencia y Tecnología Aeroespacial.	MÉXICO	
ORTEGA CISNEROS SUSANA	2013	FPGA IMPLEMENTATION OF A HARDWARE ACCELERATOR TO APPLY IMAGE EQUALIZATION ALGORITHM	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	HARDWARE / SOFTWARE CO-DESIGN FOR ACCELERATION OF IMAGE PROCESSING USING FPGA	IX Southern Conference on Programmable Logic (SPL). ISBN:978-1-4799-6848-0	ARGENTINA	
ORTEGA CISNEROS SUSANA	2013	HARMONIC ANALYSIS OF MEMS STRUCTURES TO IDENTIFY THE FREQUENCY RESPONSE ORIENTED TO ACOUSTIC APPLICATIONS	VI International Conference on Surfaces, Materials and Vacuum, [MEMS-321]	MÉXICO	
ORTEGA CISNEROS SUSANA	2013	HW / SW CO-DESIGN OF A SPECIFIC ACCELERATOR FOR ROBOTIC COMPUTER VISION.	IEEE-CinvesROB 2013. 1ER. Robotic Workshop.	MÉXICO	<i>Miguel Carrasco, Adrian Pedroza</i>
ORTEGA CISNEROS SUSANA	2013	IMPLEMENTACIÓN EN HARDWARE RECONFIGURABLE DE DOS ARQUITECTURAS PARA ECUALIZADORES DE IMÁGENES EN NIVELES DE GRIS	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	IMPLEMENTACIÓN EN FPGA DE UN AUTÓMATA CELULAR PARA OPERACIONES MORFOLÓGICAS EN IMÁGENES BINARIAS	Avances en Tecnologías de la Información, Mecatronica y Tecnología de los Materiales	MEXICO	
ORTEGA CISNEROS SUSANA	2014	IMPLEMENTATION OF A NARX NEURAL NETWORK IN A FPGA FOR MODELING THE INVERSE CHARACTERISTICS OF POWER AMPLIFIERS	IEEE 57th International Midwest Symposium on Circuits and Systems (MWSCAS). ISBN: 978-1-4 799-4133-9	UNITED STATES OF AMERICA	<i>J. Renteria, Aguilar Lobo</i>
ORTEGA CISNEROS SUSANA	2014	IMPLEMENTATION OF A SPIKING DIGITAL NEURON IN RECONFIGURABLE HARDWARE	XIV Jornadas de Computación Reconfigurable y Aplicaciones (JCRA 2014). ISBN:978-84-697-0971-9	SPAIN	
ORTEGA CISNEROS SUSANA	2014	LIM REAL TIME TRANSIENTS SIMULATION ON FPGA	XIV Jornadas de Computación Reconfigurable y Aplicaciones (JCRA 2014). ISBN:978-84-697-0971-9	SPAIN	
ORTEGA CISNEROS	2013	MEMS-BASED ENERGY HARVESTERS: A REVIEW	VI International Conference on Surfaces,	MÉXICO	

Profesor	Año	Nombre del trabajo	Presentado o publicado en	País	Estudiante
SUSANA			Materials and Vacuum, [MEMS-159]		
ORTEGA CISNEROS SUSANA	2013	PROFILING NETWORKS ON-CHIP PERFORMANCE WITH A SOFTWARE SIMULATOR	1er Congreso Iberoamericano de Instrumentación y Ciencias Aplicadas CIICA (SOMI XXVIII)	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	PROPOSAL FOR A MEMS DEVICES ARRAY TO EMULATE THE BEHAVIOR OF A HUMAN COCHLEA	VII International Conference on Surfaces, Materials and Vacuum	MÉXICO	
ORTEGA CISNEROS SUSANA	2014	SILICON-BASED PASSIVE INDUCTORS	XVI IEEE Autumn Meeting of Power, Electronics and Computer Science ROPEC 2014 INTERNACIONAL. ISBN:978-1-4799-5683-8	MÉXICO	<i>Edgardo Ortega Oralia Nolasco</i>
ORTEGA CISNEROS SUSANA	2014	SPACE-TIME AER PROTOCOL RECEIVER ASYNCHRONOUSLY CONTROLLED ON FPGA	11th International Conference on Electrical Engineering, Computing Science and Automatic Control (CCE). ISBN:978-1-4799-6230-3	MÉXICO	
RIVERA DOMINGUEZ JORGE	2013	Adaptive Backstepping Controller for Internal Combustion Engine with Actuator Dynamics	Congreso Nacional de Control Automático	MEXICO	<i>antonio navarrete marco meza</i>
RIVERA DOMINGUEZ JORGE	2015	An Image Processor for Convolution and Correlation of Binary Images Implemented in FPGA	12th International Conference on Electrical Engineering, Computing Science and Automatic Control	MEXICO	
RIVERA DOMINGUEZ JORGE	2015	Control Digital sin Sensor Mecánico para un Motor de Inducción	SOMI XXX Congreso de Instrumentación	MEXICO	
RIVERA DOMINGUEZ JORGE	2014	Control moderno del motor de inducción	Robotsin 2014	MÉXICO	
RIVERA DOMINGUEZ JORGE	2015	Design and Implementation of a DC Motor Control Using Field Programmable Analog Arrays	12th International Conference on Electrical Engineering, Computing Science and Automatic Control	MEXICO	<i>Ivan Dueñas</i>
RIVERA DOMINGUEZ JORGE	2015	Diseño de un controlador robusto por modos deslizantes sin sensor mecánico para un motor de corriente directa sin escobillas	SOMI XXX Congreso de Instrumentación	MEXICO	
RIVERA DOMINGUEZ JORGE	2013	Diseño e implementación de una tarjeta de evaluación pedagógica para dispositivos reconfigurables	SOMI XXVIII	MEXICO	
RIVERA DOMINGUEZ JORGE	2014	Diseño e implementación en FPGA de una unidad de cálculo para posicionamiento angular de un UAV (Quadcopter)	Actas de las XIV Jornadas de Computación Reconfigurable y Aplicaciones	SPAIN	
RIVERA DOMINGUEZ JORGE	2015	FPGA Design and Implementation of Radix-2 Fast Fourier Transform Algorithm with 16 and 32 Points	IEEE International Autumn Meeting on Power, Electronics and Computing (ROPEC)	MEXICO	
RIVERA DOMINGUEZ JORGE	2013	FPGA Electronic Board and Test Bench for Unmanned Aerial Vehicles	3er Congreso Nacional y 1er Congreso Internacional de Ciencia y Tecnología Aeroespacial	MEXICO	
RIVERA DOMINGUEZ JORGE	2014	Hardware / Software Co-design for Acceleration of Image Processing using FPGA	IX Southern Conference on Programmable Logic	ARGENTINA	
RIVERA DOMINGUEZ JORGE	2014	Higher Order Integral Nested Sliding Mode Control of Internal Combustion Engine	13th IEEE Workshop on Variable Structure Systems	FRANCE	<i>Marco meza, Juan Diego Sanchez, Anotnio Navarrete</i>
RIVERA DOMINGUEZ JORGE	2014	Higher order sliding mode air-to-fuel ratio in SI engines	13th IEEE Workshop on Variable Structure Systems	FRANCE	
RIVERA DOMINGUEZ	2013	HW / SW Co-Design of a Specific Accelerator for Robotic	IEEE-CinvesROB	MEXICO	

Profesor	Año	Nombre del trabajo	Presentado o publicado en	País	Estudiante
JORGE		Computer Vision			
RIVERA DOMINGUEZ JORGE	2013	Identificador neuronal discreto para motores de inducción de desplazamiento lineal	X Congreso Internacional sobre Innovación y Desarrollo Tecnológico	MEXICO	
RIVERA DOMINGUEZ JORGE	2013	Implementación en hardware reconfigurable de dos arquitecturas para ecualizadores de imágenes en niveles de gris	SOMI XXVIII	MÉXICO	
RIVERA DOMINGUEZ JORGE	2013	Implementación en tiempo real de un identificador neuronal discreto para un motor de inducción lineal	Congreso Nacional de Control Automático	MEXICO	
RIVERA DOMINGUEZ JORGE	2014	Implementation of a spiking digital neuron in reconfigurable hardware	Actas de las XIV Jornadas de Computación Reconfigurable y Aplicaciones	SPAIN	
RIVERA DOMINGUEZ JORGE	2013	Observer Based Controller for Internal Combustion Engine	10th International Conference on Electrical Engineering, Computing Science and Automatic Control	MEXICO	<i>Marco meza, Juan Diego Sanchez, Anotnio Navarrete</i>
RIVERA DOMINGUEZ JORGE	2013	Real-time discrete neural identifier for a linear induction motor using a dSPACE DS1104 board	International Joint Conference on Neural Networks	UNITED STATES	
SANDOVAL IBARRA FEDERICO	2013	ARQUITECTURA DUAL-CORE EMPLEANDO MICROBLAZE PARA EL PROCESAMIENTO DE IMÁGENES DE LA CÁMARA DVS12	IX SENIE	MEXICO	
SANDOVAL IBARRA FEDERICO	2013	DISEÑO, CARACTERIZACIÓN E IMPLEMENTACIÓN DE RESISTORES INTEGRADOS EN SILICIO	2o Congreso Nacional de Computación y Electrónica	MÉXICO	
SANDOVAL IBARRA FEDERICO	2013	PASSIVE INDUCTORS IN SILICON: A DESIGN PROPOSAL	XV ROPEC	MÉXICO	
SANDOVAL IBARRA FEDERICO	2013	RUIDO DE BAJA FRECUENCIA EN MOSFETS	2o Congreso Nacional de Computación y Electrónica	MÉXICO	